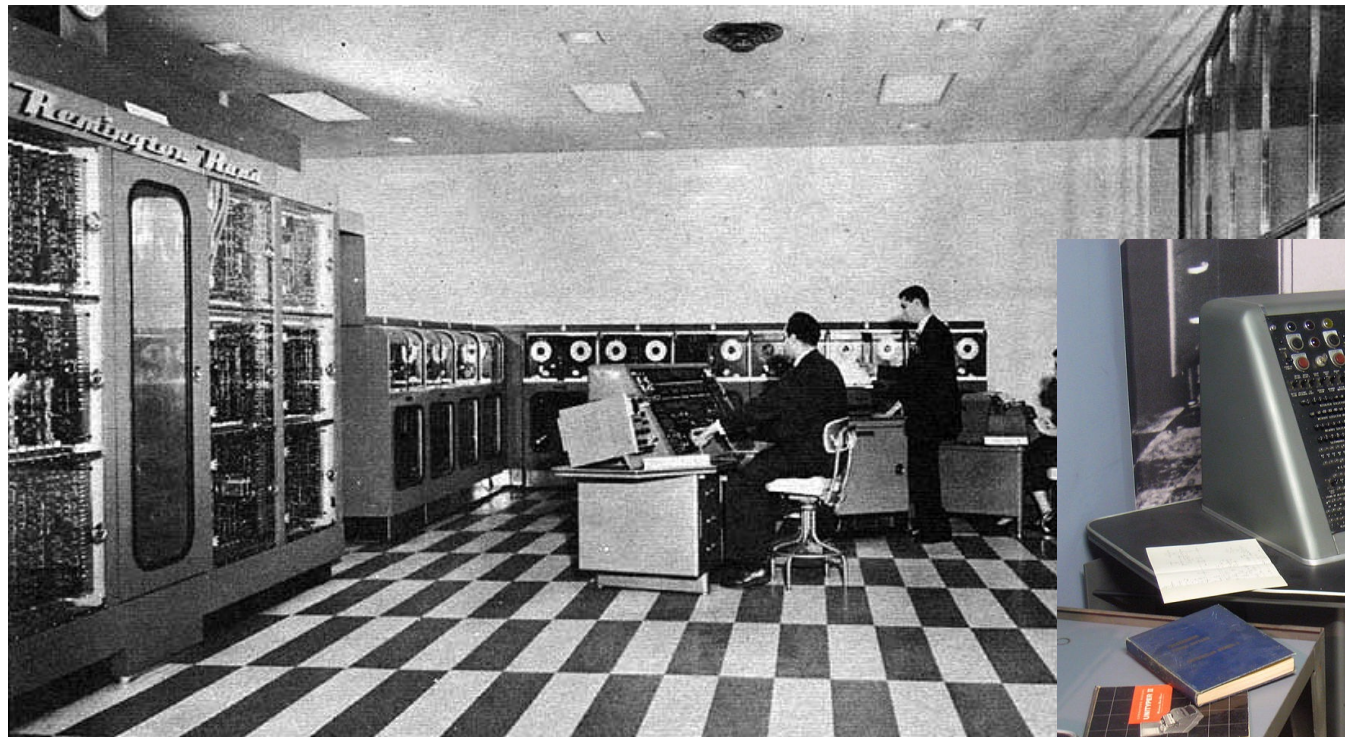


Evolucioni period arhitekture računara oko 1950.

AR oko 1950.

1951. – isporučen prvi primerak UNIVAC I (*UNIVersal Automatic Computer*)

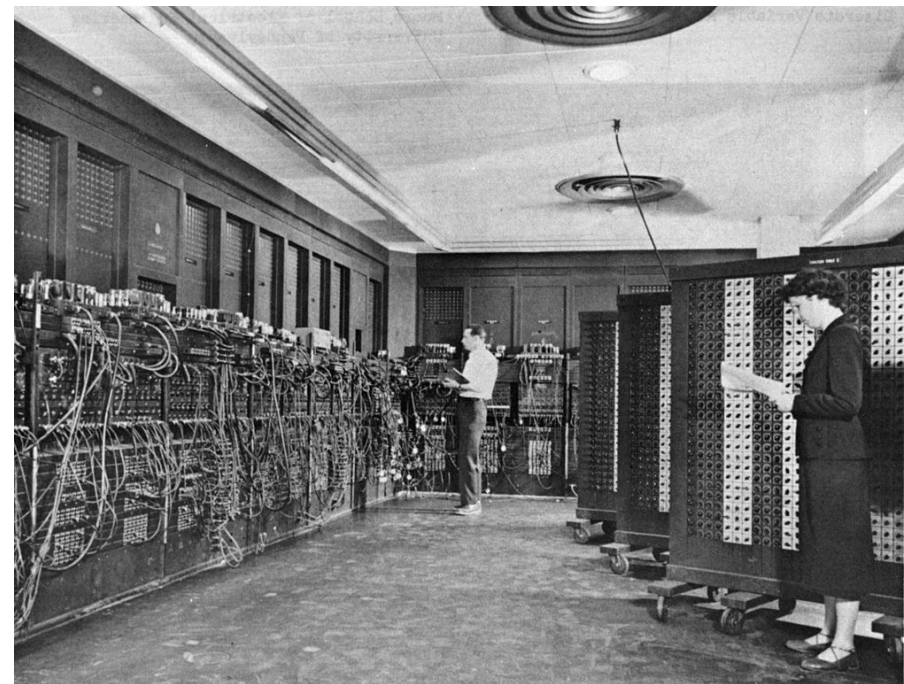
Digitalni računar sa programom smeštenim u memoriji



Izvori: www.wikipedia.org, www.computerhistory.org

AR oko 1950.

Autori UNIVAC-a, Eckert i Mauchly, još 1946. radili na ENIAC-u (*Electronic Numerical Integrator And Calculator*) u okviru grupe sa Univerziteta Pensilvanija – Moore School of Engineering



AR oko 1950.

ENIAC – dekadni brojni sistem, komplement 10

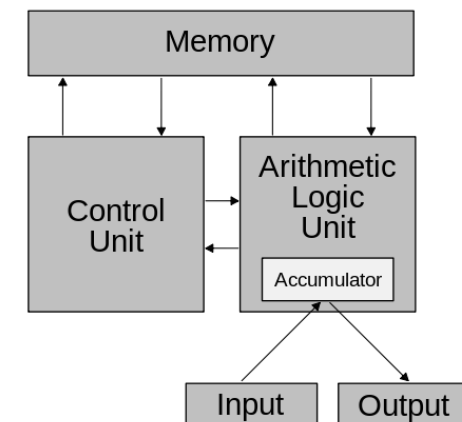
- memorija samo za podatke
- program preko upravljačke table

1945. – John von Neumann, zajedno sa kolegama iz grupe, definiše dominantnu arhitekturu današnjih računara (EDVAC – *Electronic Discrete Variable Automatic Computer*) – **von Neumannova arhitektura – objedinjena memorija za instrukcije i podatke** (“First Draft of a Report on the EDVAC“)

1946. – John von Neumann, objavljuje drugi rad, IAS (*Institute for Advanced Study*) unapređenje arhitekture

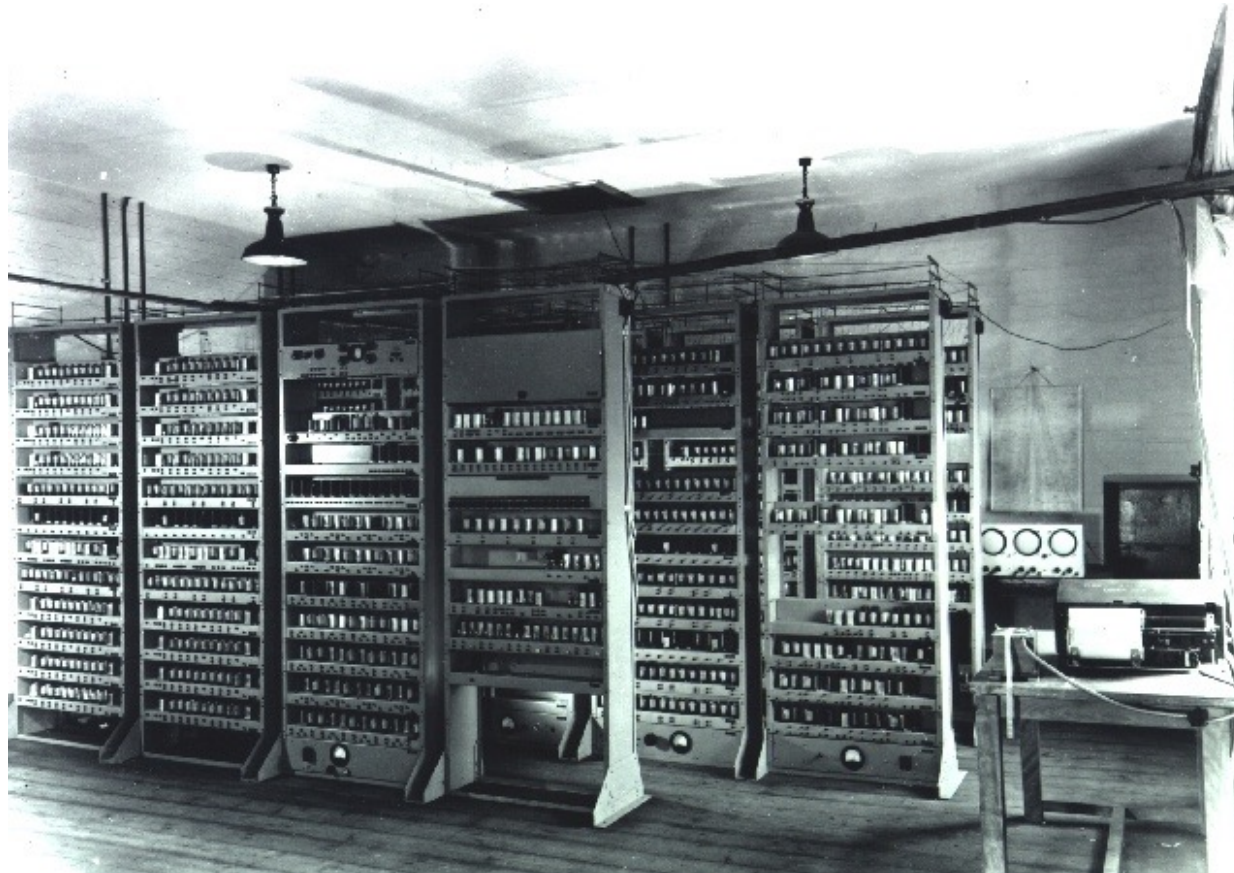


John von Neumann (1903-1957)



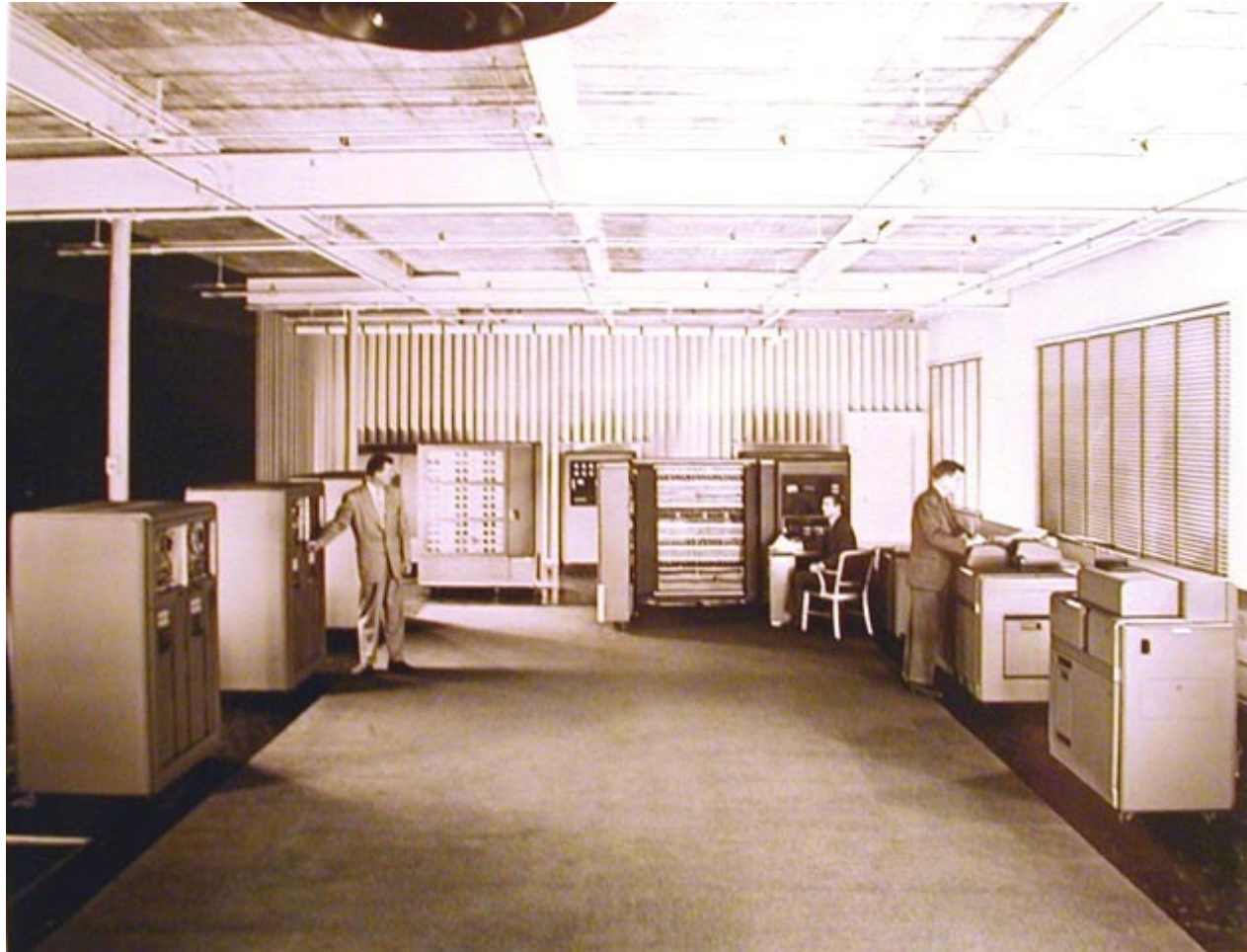
AR oko 1950.

1949. – EDSAC (*Electronic Delay Storage Automatic Calculator*)
UK, Univerzitet Kembridž, **prvi asemblerski jezik**



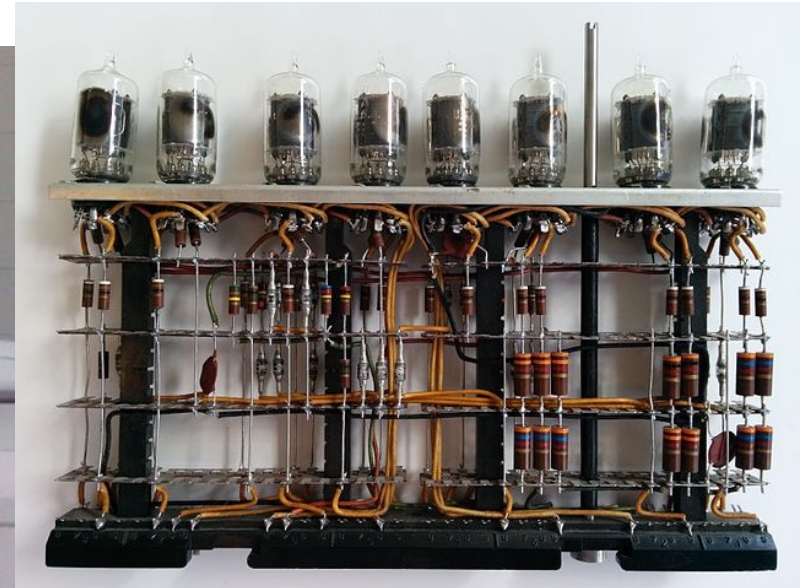
AR oko 1950.

1953. – na tržištu se pojavio IBM 701



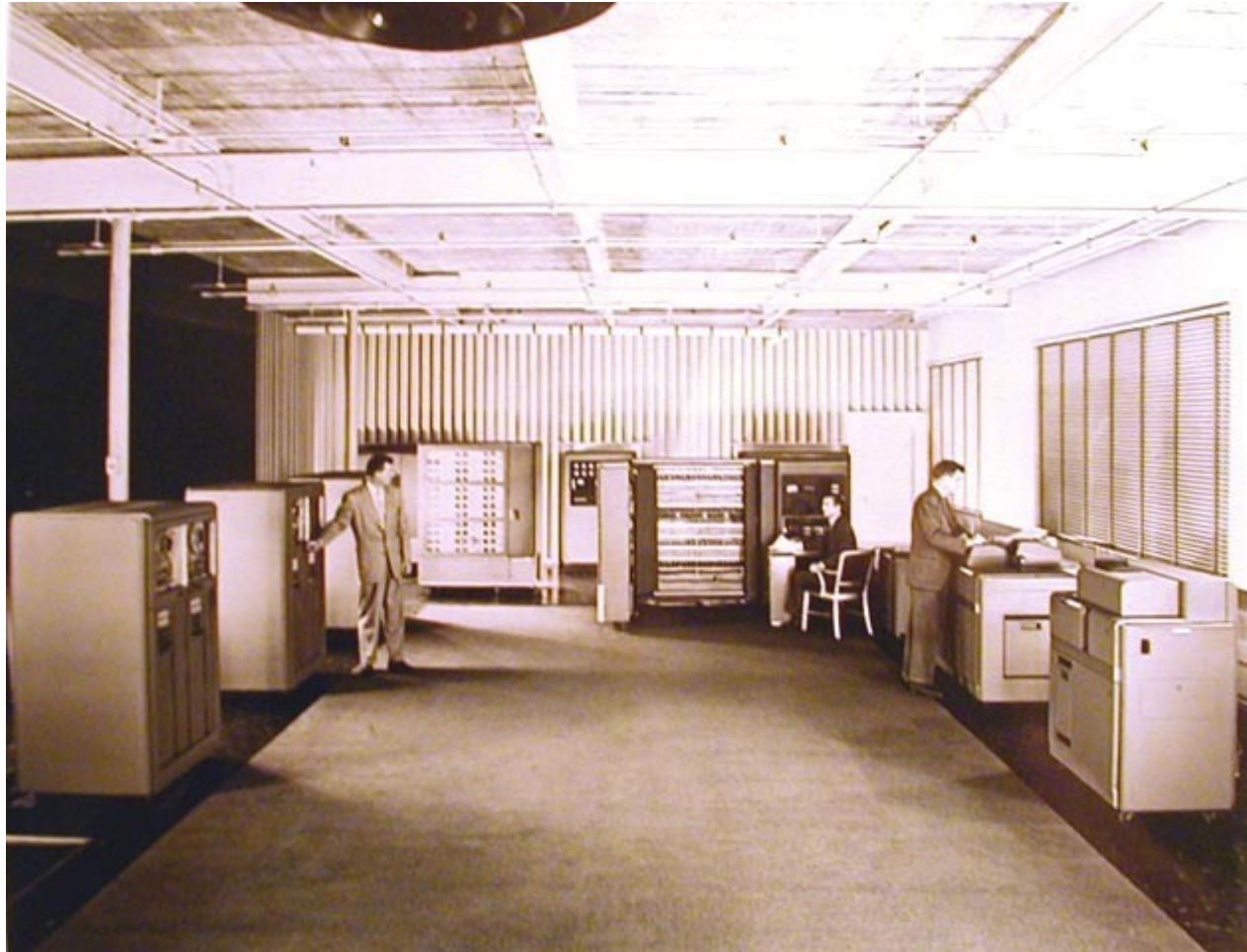
AR oko 1950.

IBM 701 – elektronske cevi, Williamsova cev



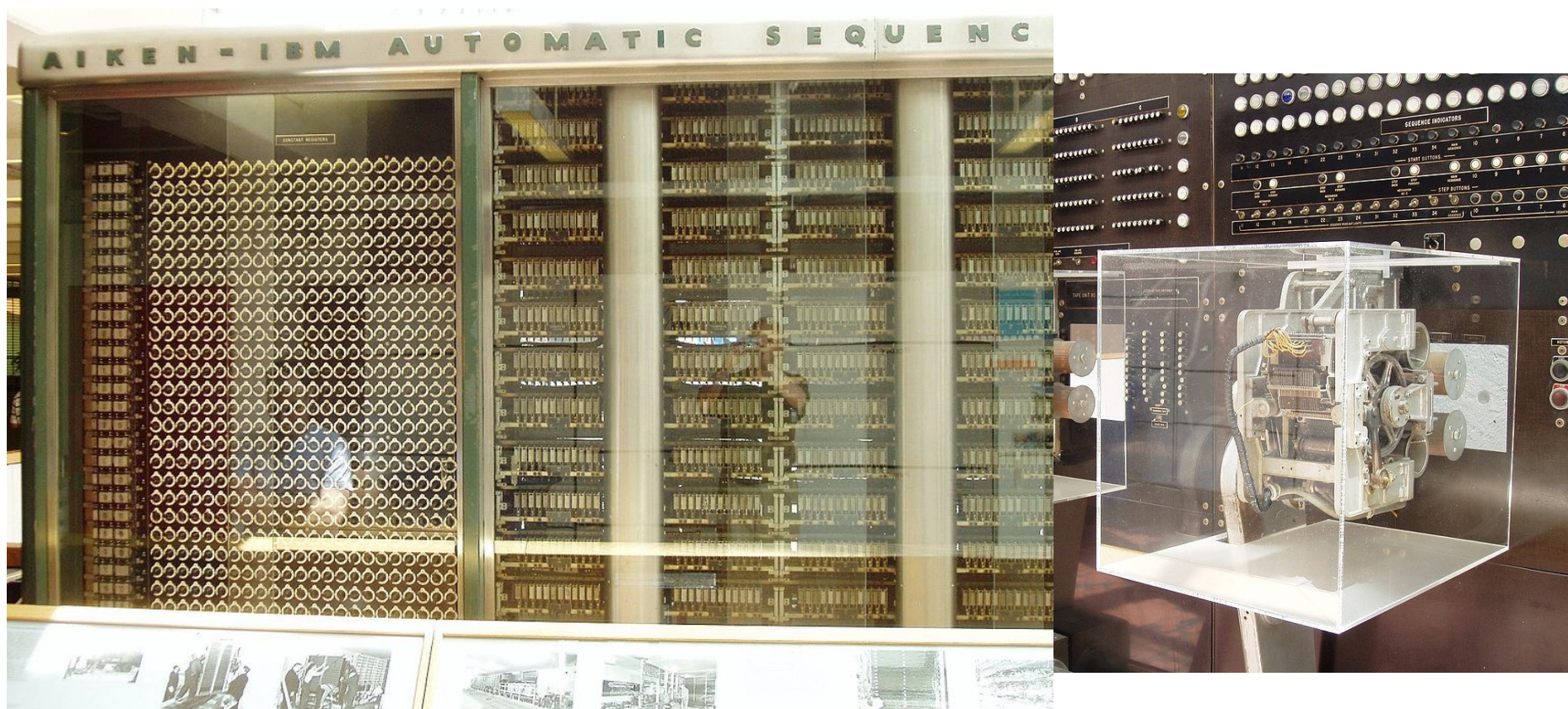
AR oko 1950.

1955. – poslovni IBM 702 – napravljeno 14 računara!



AR oko 1950.

1944. IBM, Harvard – MARK I, elektro-mehanički računar opšte namene

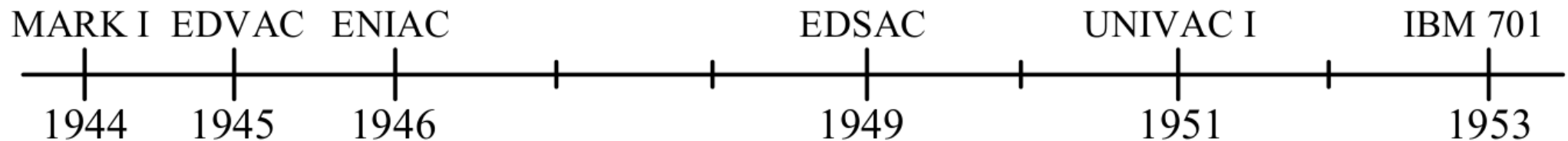


AR oko 1950.

MARK I korišćen 1944. za simulacije prilikom projektovanja prve atomske bombe u okviru Menhetn projekta

Idejni tvorac Howard Aiken (Harvard)

- kasnije MARK II, MARK III i MARK IV
- odvojena memorija za podatke i kod – **Harvardska arhitektura**

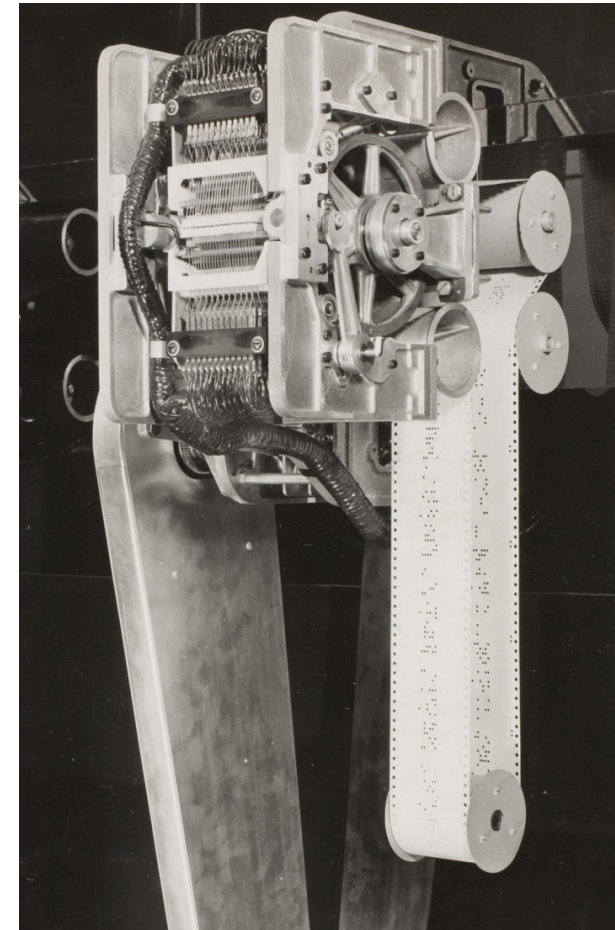


AR oko 1950.

Uvedeni u upotrebu neki od danas standardnih računarskih termina...

petlja (engl. *loop*)

Mark I – sekvencijalni kod i podaci na traci se se mogli uvezati u petlju (na slici interpolator)

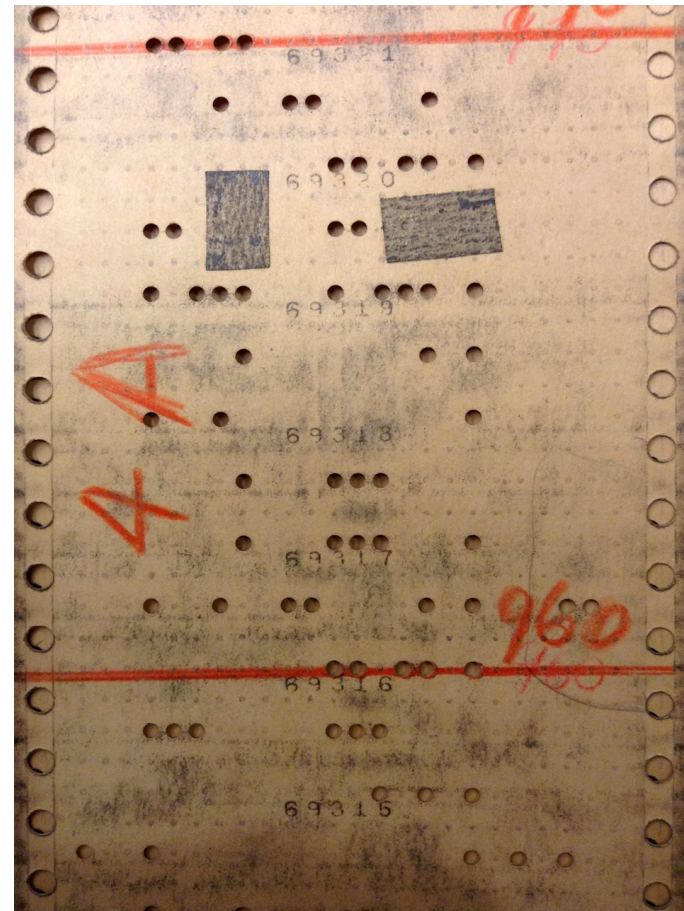


Izvor: <http://sites.harvard.edu/~chsi/markone/language.html>

AR oko 1950.

Uvedeni u upotrebu neki od danas standardnih računarskih termina...

zakrpa (engl. *patch*)

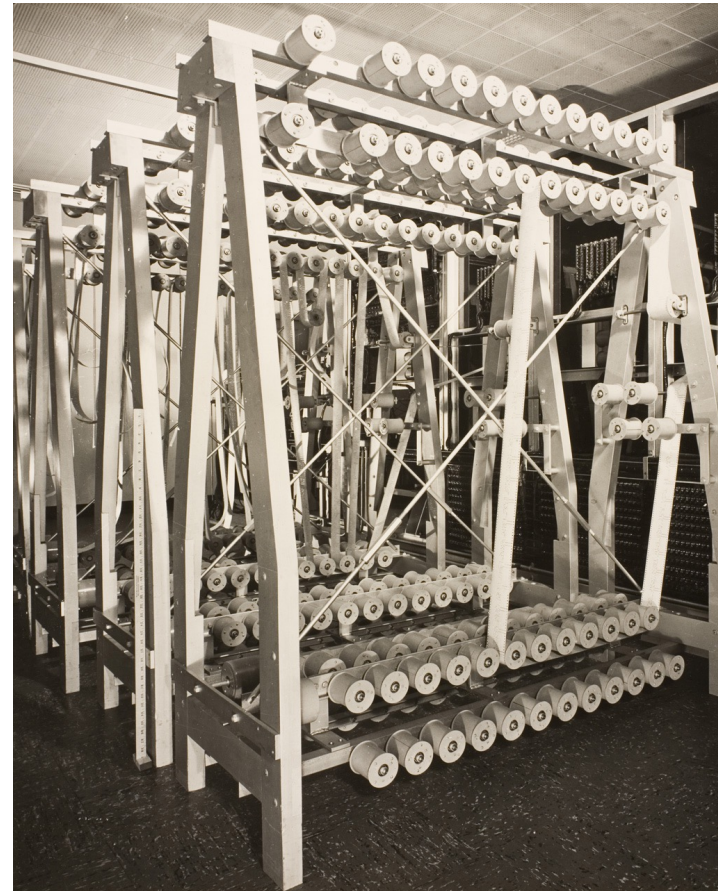


Izvor: <http://sites.harvard.edu/~chsi/markone/language.html>

AR oko 1950.

Uvedeni u upotrebu neki od danas standardnih računarskih termina...

biblioteka (engl. *library*)

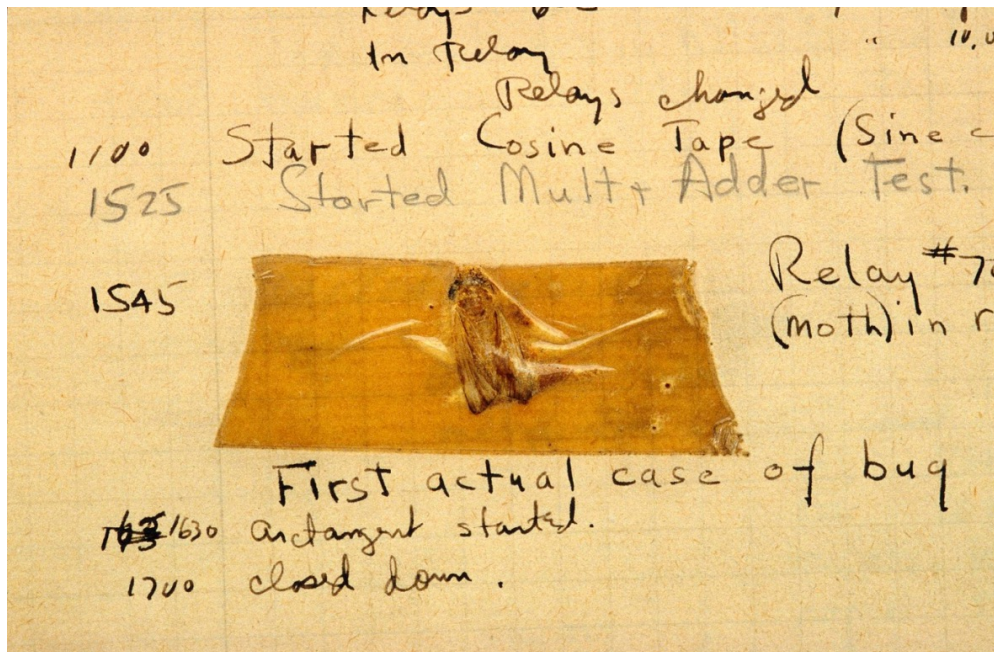


Izvor: <http://sites.harvard.edu/~chsi/markone/language.html>

AR oko 1950.

Uvedeni u upotrebu neki od danas standardnih računarskih termina...

greška (engl. *bug*) – Mark II



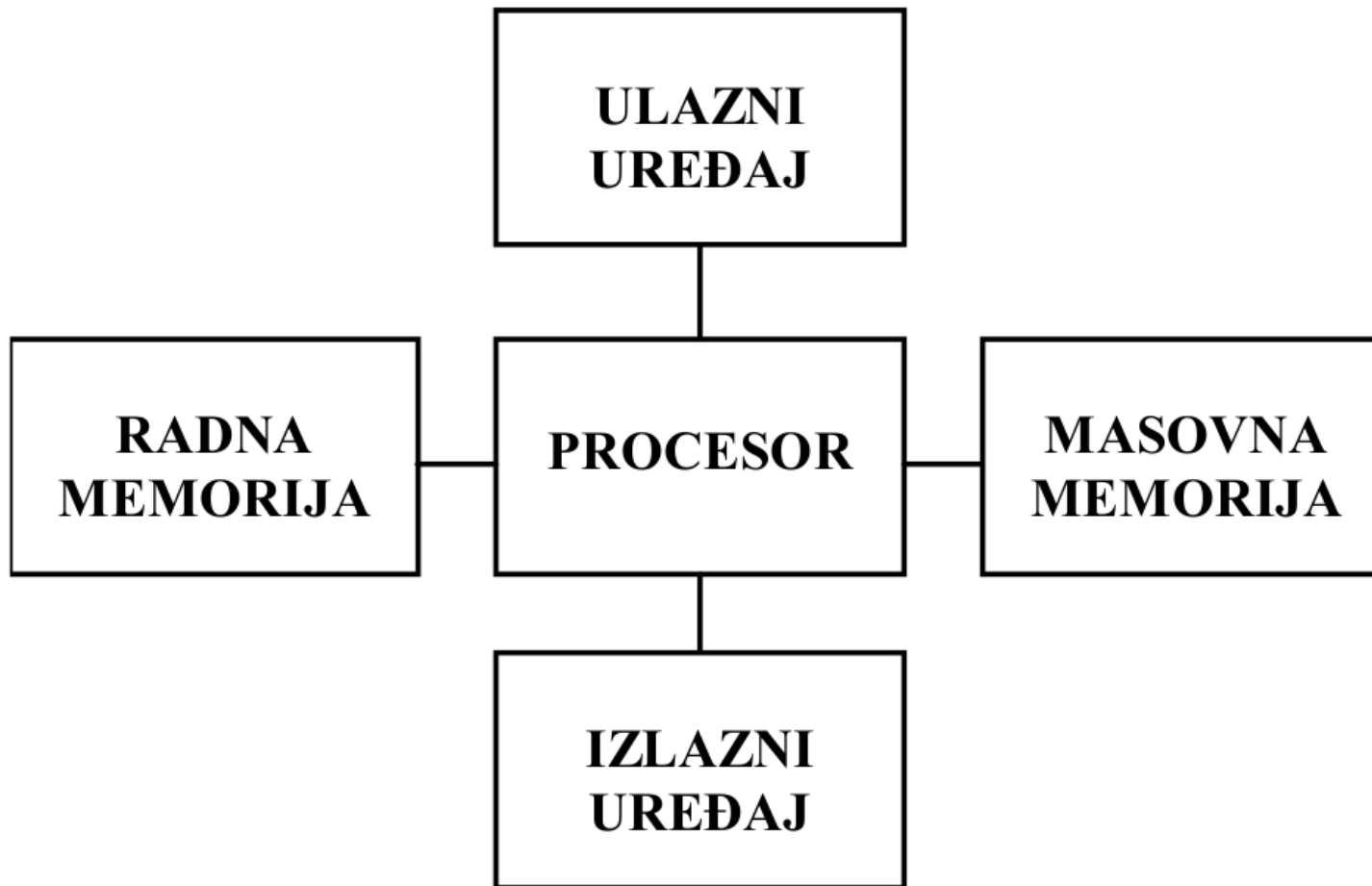
Nastanak **programskih prevodioca**



Grace Hopper
(1906–1992)

Arhitektura računara I generacije

UNIVAC I, IBM 701



Arhitektura računara I generacije

Zasebne magistrale (upravljačke, adresne, linije podataka)
za različite delove računara

CPU – elektronske cevi (prva napravljena 1906)

Memorija

- elektrostatičke (Williamsova cev)
- magnetne trake
- čitači bušenih traka/kartica
- bušači traka/kartica, štampači



Nedostatak – CPU posreduje u svim razmenama podataka

Arhitektura računara I generacije

Posebne U/I naredbe

- U/I adresni prostor
- memorijski adresni prostor

Nije bilo aritmetike pokretne tačke, potprograma, adresiranja za rad sa nizovima

- kako raditi sa nizovima?

Upravljačka tabla, nedostatak isključivo interaktivno korišćenje

Već ovde se najbrža/najskuplja tehnologija koristila za CPU, a sporija/jeftinija za radnu i masovnu memoriju

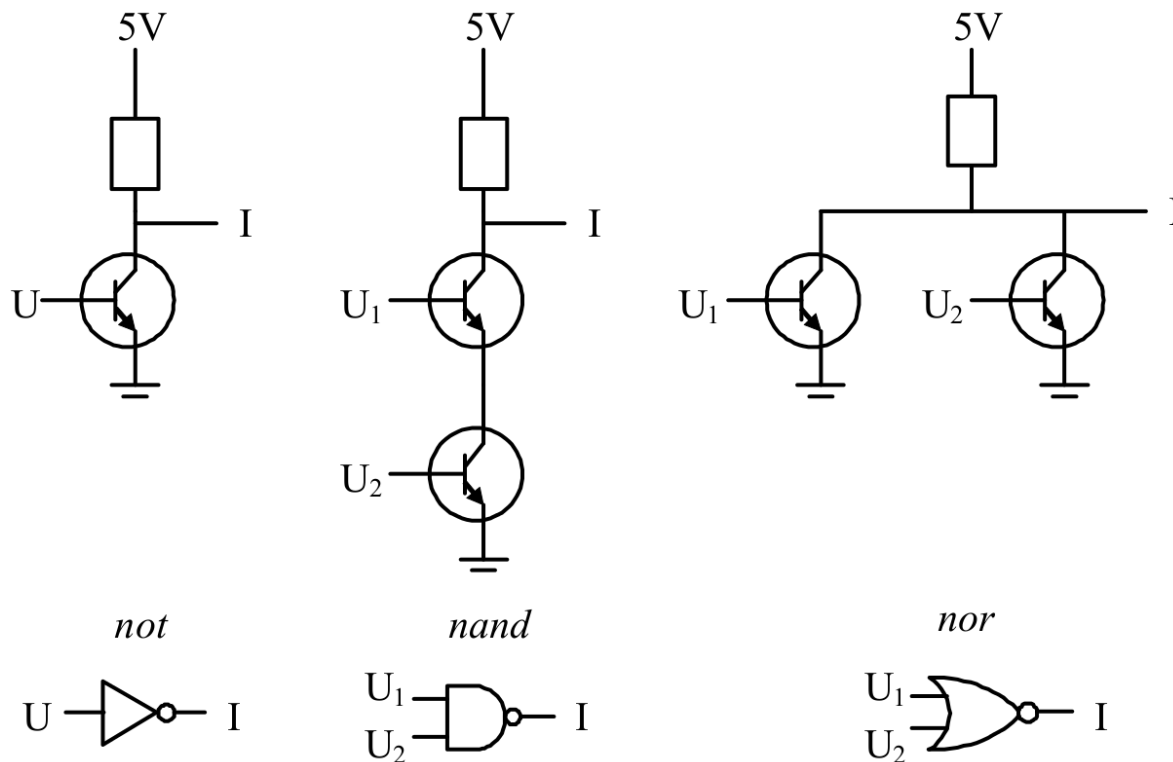
Evolucioni period arhitekture računara oko 1960.

Arhitektura računara II generacije

Diskretni poluprovodnici, magnetna jezgra, digitalna kola

1948. – tranzistor

1949. – magnetna jezgra



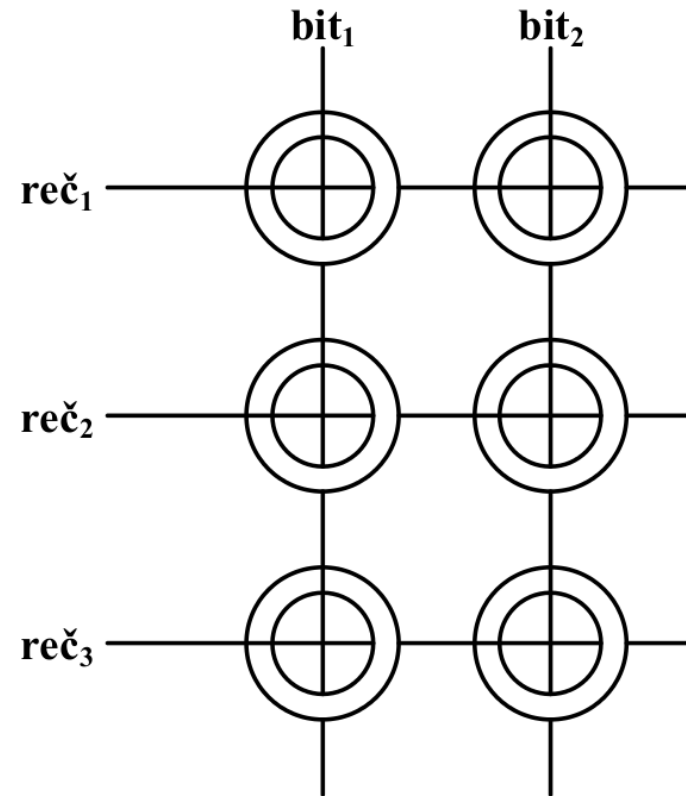
Arhitektura računara II generacije

Diskretni poluprovodnici

- niža cena, manje dimenzije, manja potrošnja, manje toplotno zračenje

Radna memorija

- magnetna jezgra – niža cena, manje dimenzije
- jedan bit – jedan magnet
- čitanje
 - napon na $reč_1$, čitanje sa bit_1 i bit_2
- pisanje
 - napon na $reč_1$ i bit_1 , $reč_1$ i bit_2



Arhitektura računara II generacije

Magnetna jezgra

- čitanje je destruktivno
- detekcija da li je bilo indukovanja struje
- vreme čitanja
- vreme ciklusa



Kontroleri

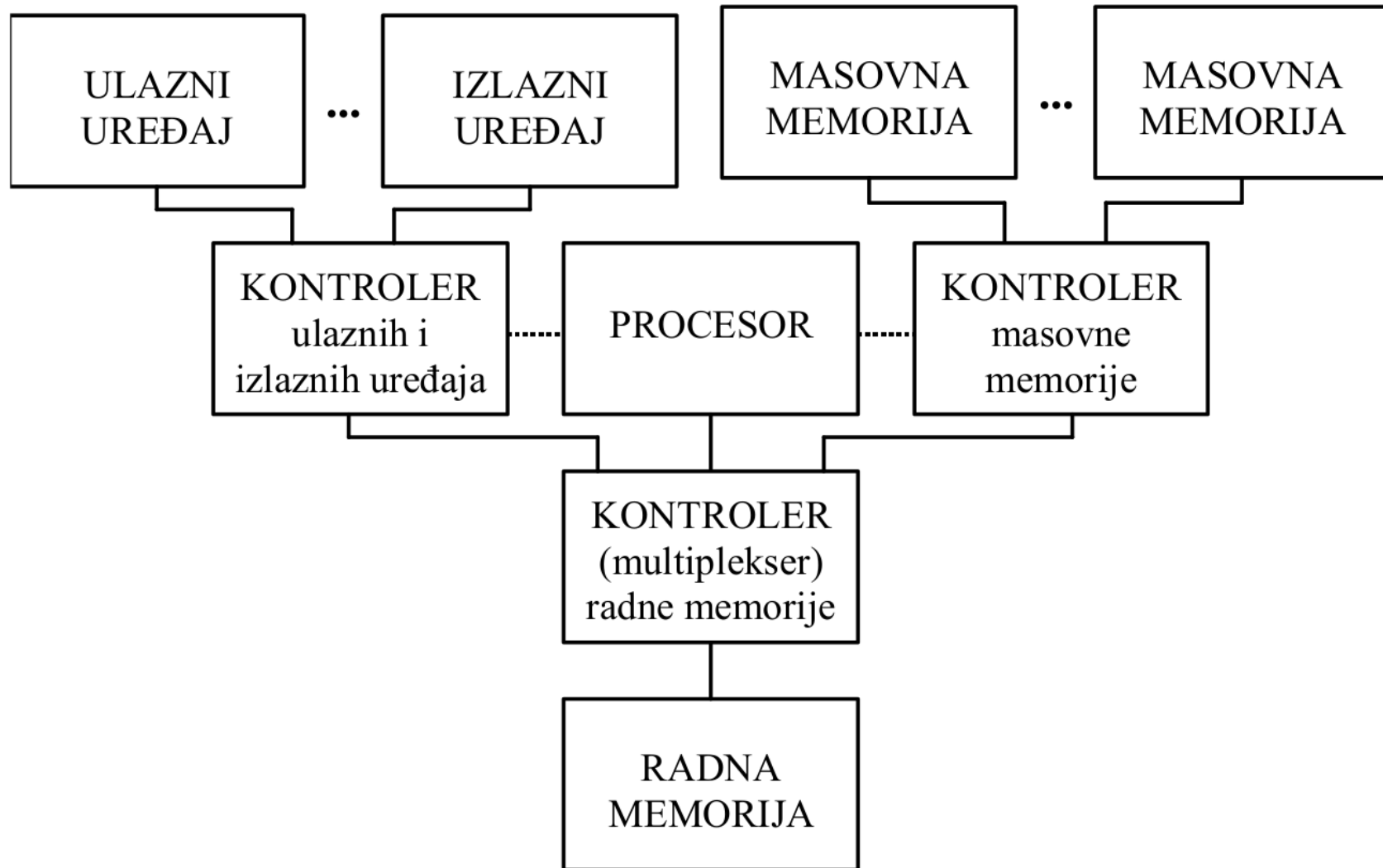
- postali mogući snižavanjem cena poluprovodnika
- specijalizovani za poslove upravljanja uređajima
- ponekad komplikovani -> jednostavni CPU
- procesori posebne namene (*input output processor*)

Arhitektura računara II generacije

Skup naredbi kontrolera

- upravljačke
- naredbe za rukovanje uređajima
- naredbe za prenos podataka
- nisu bili dovoljno opšti da bi izvršavali korisničke programe

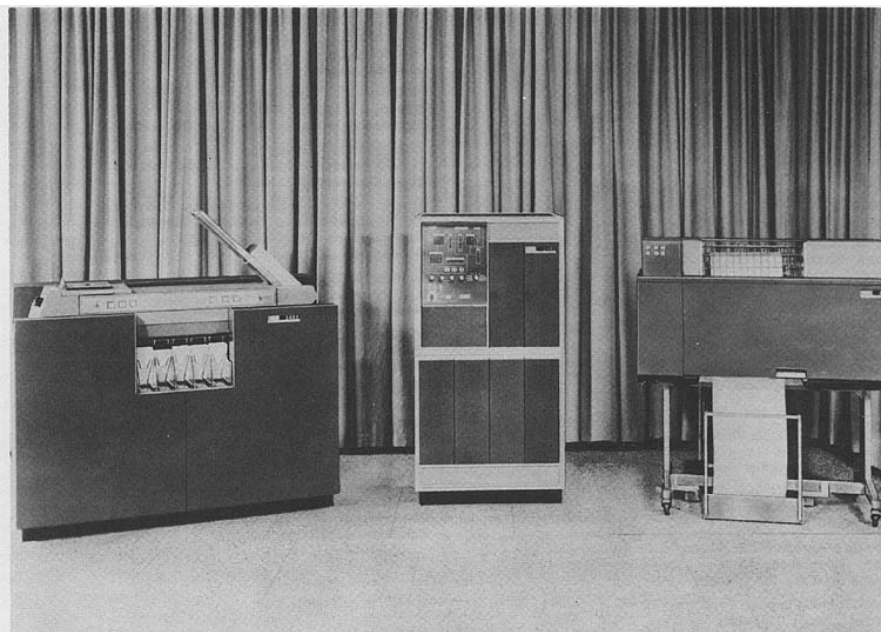
Arhitektura računara II generacije



Arhitektura računara II generacije

Arhitektura naredbi zavisila od primene

- poslovna obrada podataka – IBM 1401
- numerička obrada podataka – IBM 7094 (floating point)



Arhitektura računara II generacije

Arhitektura naredbi

- potprogrami
- indeksno adresiranje
- do 3 adresna operanda u naredbi

SABER I A,B,C

$C=A+B$

SABER I A,B

$B=A+B$

SABER I A

$AKU=AKU+A$

SABER I

$STEK=STEK+STEK_{-1}$

- jedno-adresni - **akumulatorska arhitektura**
 - IBM 7094, naredbe za akumulator
- nula-adresni - **stek arhitektura**
 - Burroughs B5000, naredbe za stek

Arhitektura računara II generacije

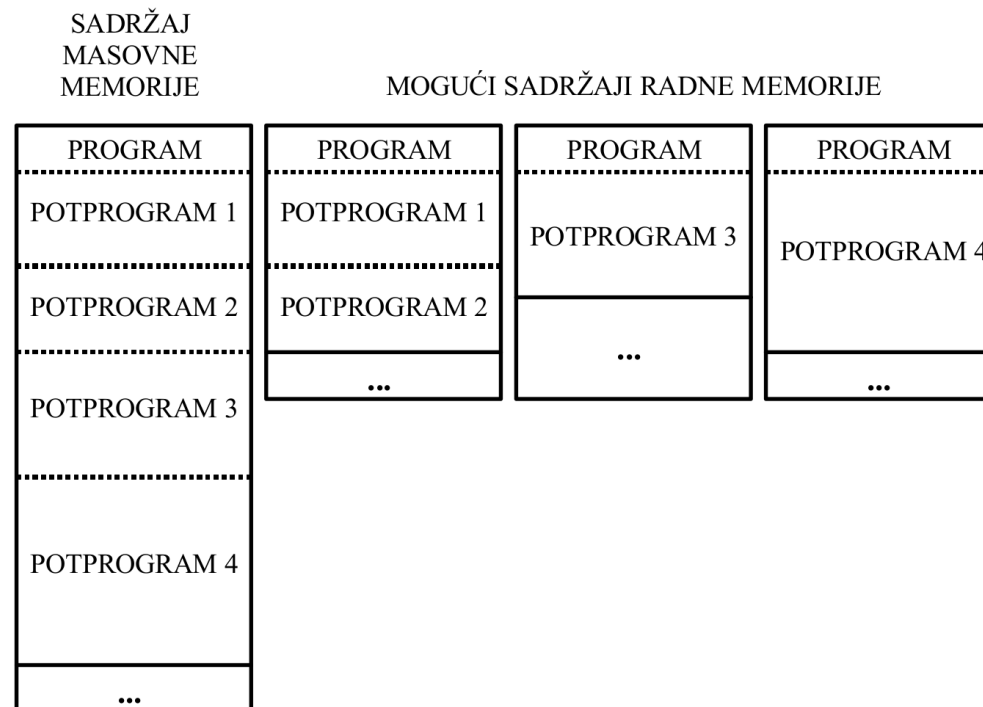
Programski jezici visokog nivoa

- 1954-1957 – **FORTRAN** (engl. *FORmula TRANslation*), John Backus, IBM
- 1959 – **COBOL** (engl. *COmmon Business Oriented Language*)
- **uopšteni model računara**
 - programiranje bez poznavanja detalja funkcionisanja
- **kompajleri**
 - prenosivost programa
 - biblioteke potprograma
 - linkeri

Arhitektura računara II generacije

Memorijska hijerarhija

- mala količina radne memorije
- sadrži samo deo koda i podataka, u nadležnosti programa
- preklapanje (engl. *overlaying*) (Turbo Pascal, 1985)



Arhitektura računara II generacije

Operativni sistemi

- nestanak interaktivnog rada
- operater preuzima program na bušenoj kartici
- batch processing
- vraćanje rezultata programeru (listing, bušene kartice)
- prvi OS – *batch monitor, batch system*, GM NAA I/O za IBM 701
 - kompajliranje
 - punjenje u memoriju
 - izvršavanje

Nedostaci računara II generacije:

- slaba iskorištenost paralelizma
- smanjena produktivnost programera
- komplikovano upravljanje memorijskom hijerarhijom

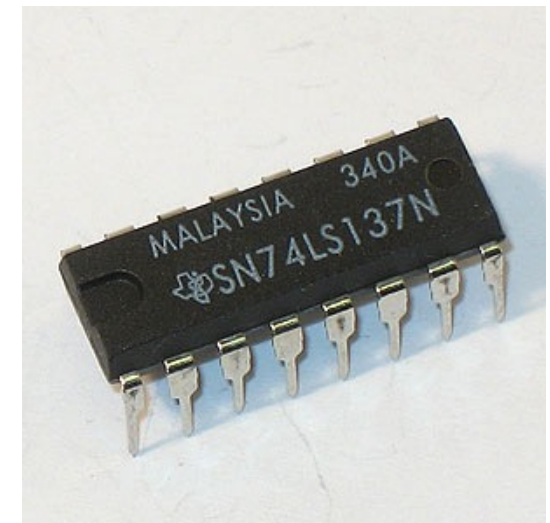
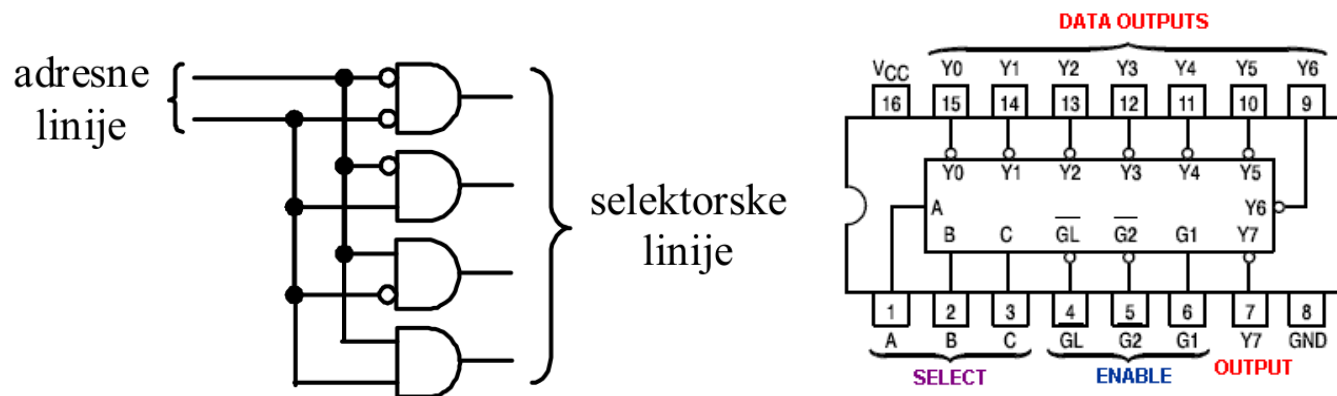
Evolucioni period arhitekture računara oko 1970.

Arhitektura računara III generacije

Oko 1970. – integrisana kola i magnetni diskovi

Integrisana kola (engl. *integrated circuits*)

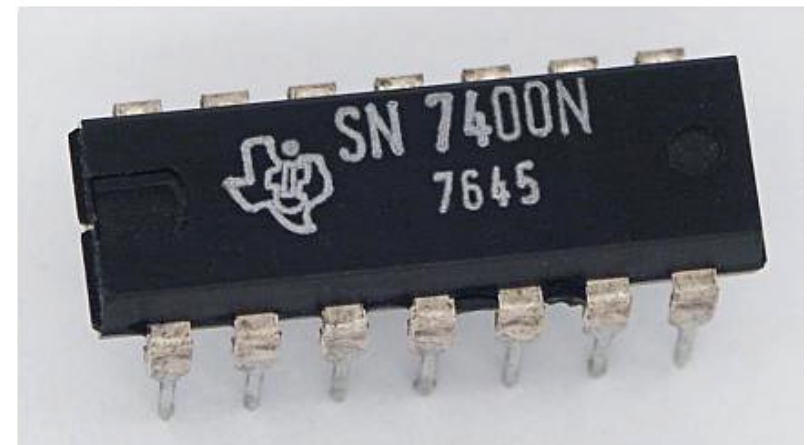
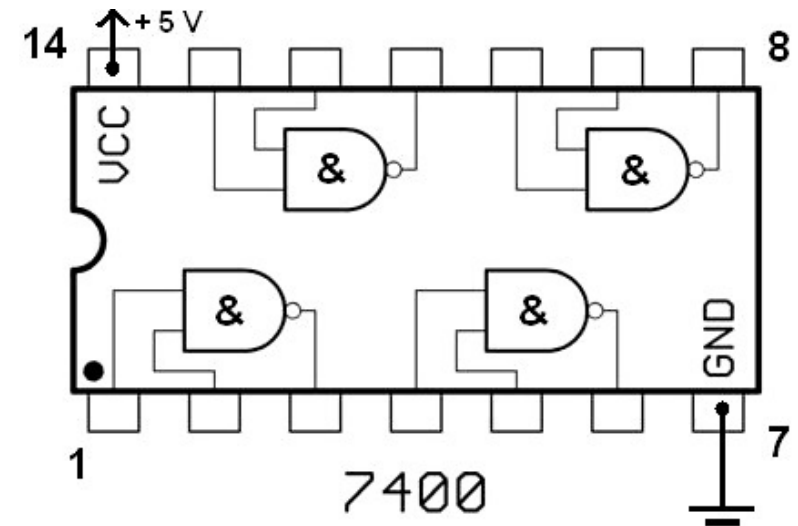
- smeštanje minijaturnog elektronskog kola na jednu silicijumsku pločicu – čip (engl. *chip*)
- istisnula diskretne poluprovodnike
- niža cena, veća brzina, manja potrošnja i toplota
- kombinaciona kola



Arhitektura računara III generacije

7400 serija

- de facto standard za digitalnu elektroniku, TTL
- 1964, 7400N 4xNAND
- danas sadrži više stotina čipova u različitim pakovanjima
- logičke funkcije, (de)multiplexeri, flip-flopovi, registri, brojači, memorija, itd.
- korišćena još od 1960-tih za izradu računara



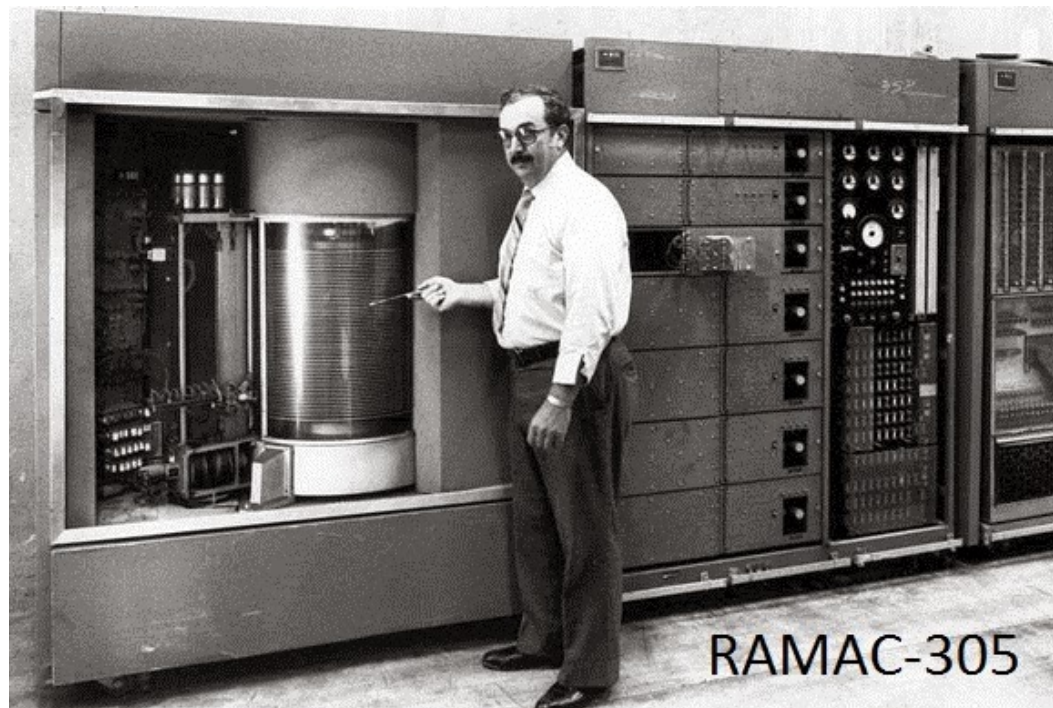
Arhitektura računara III generacije

Magnetni diskovi

magnetne trake dobijaju arhivsku ulogu

nesekvencijalni pristup podacima

septembar 1956. – prva isporuka



Arhitektura računara III generacije

Veliki (engl. *mainframes*) i **mini računari** (engl. *minicomputers*)

- bolji odnos cene i performansi
 - ista funkcionalnost za manje novca
 - poboljšana funkcionalnost za isti novac
- minicomputer – skromnija funkcionalnost i znatno niža cena
- mainframe – poboljšana funkcionalnost
- prefiks “mini” – cena, mogućnosti i dimenzije

Arhitektura računara III generacije

Veliki računari – familije

- svi računari iz familije imaju istu arhitekturu naredbi, ali različite brzine, količine memorije, U/I uređaje
- nadogradnja računara
- IBM 360/370
 - doveo IBM u poziciju vodećeg proizvođača velikih računara



Arhitektura računara III generacije

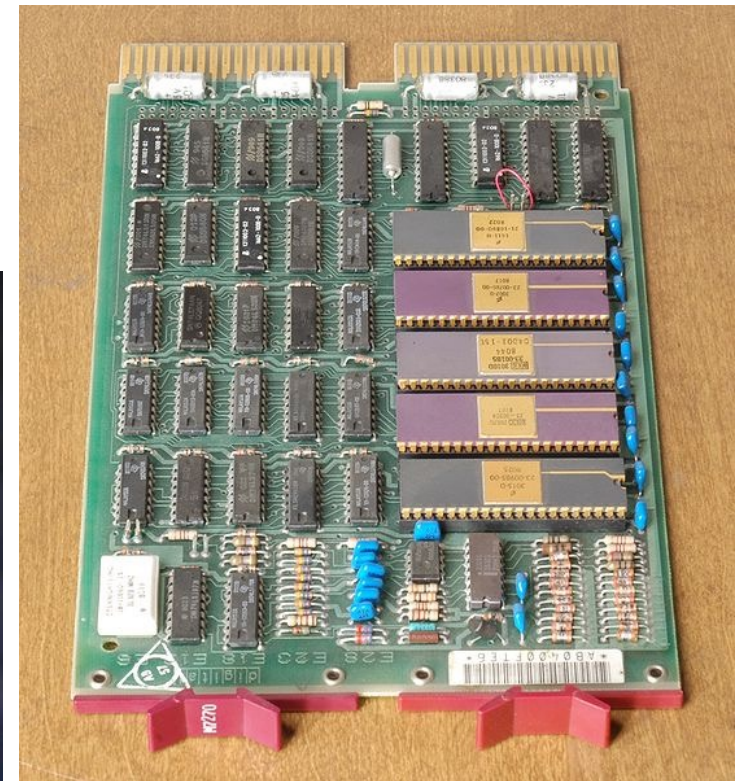
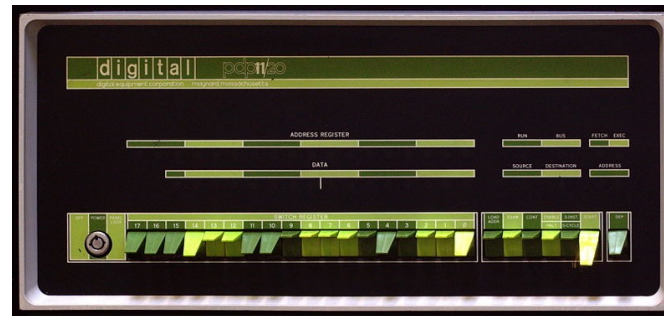
Miniračunari – otvorena arhitektura

- upravljanje industrijskim procesima
- povezivanje sa raznim uređajima
 - nezavisna proizvodnja uređaja, raznovrsne primene
- otvorena arhitektura (engl. *open architecture*)
 - sabirnica povezuje sve komponente
 - potpuna specifikacija sabirnice se publikuje
 - proizvodnja sopstvenih kontrolera
 - kupovina komponenti od raznih proizvođača

Arhitektura računara III generacije

Miniračunari – otvorena arhitektura

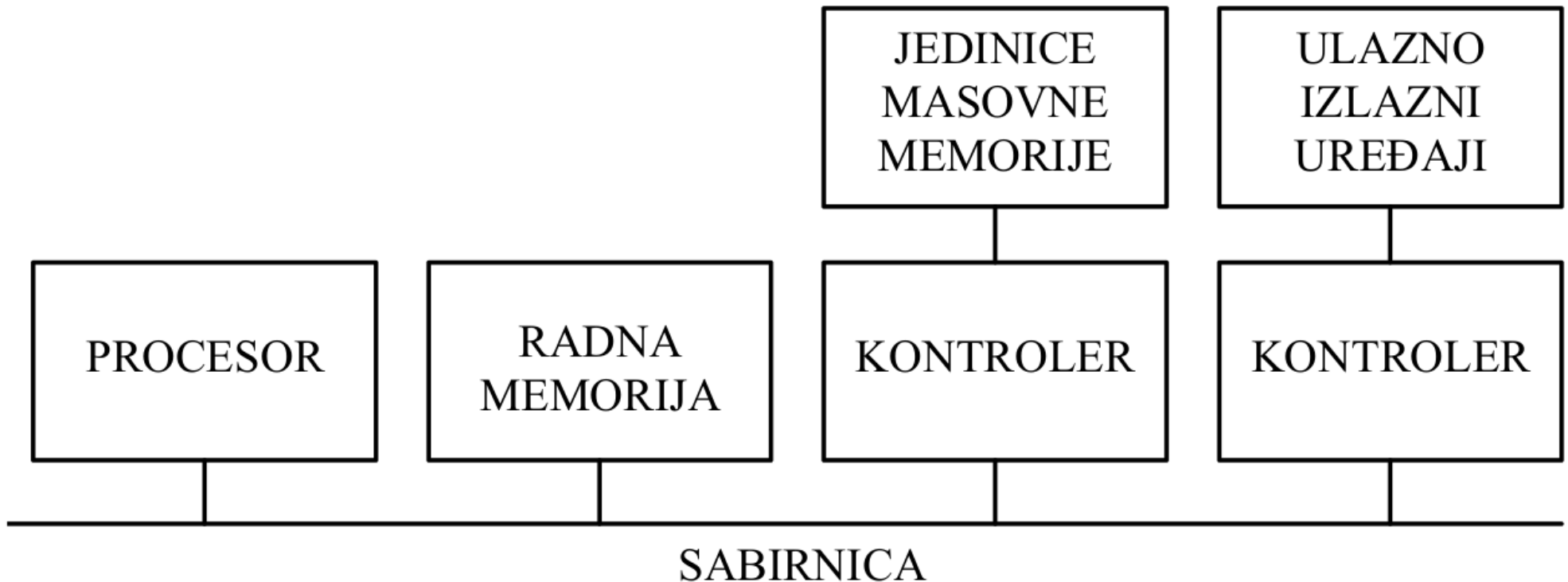
- PDP-11 (engl. *Programmed Data Processor*) – sabirnica Unibus
 - postavio DEC u poziciju vodećeg proizvođača miniračunara



Arhitektura računara III generacije

Miniračunari – otvorena arhitektura

- sabirnica: upravljačke, adresne i linije podataka
- masovna memorija: magnetni diskovi i trake
- U/I: bušene kartice, štampači, terminali



Arhitektura računara III generacije

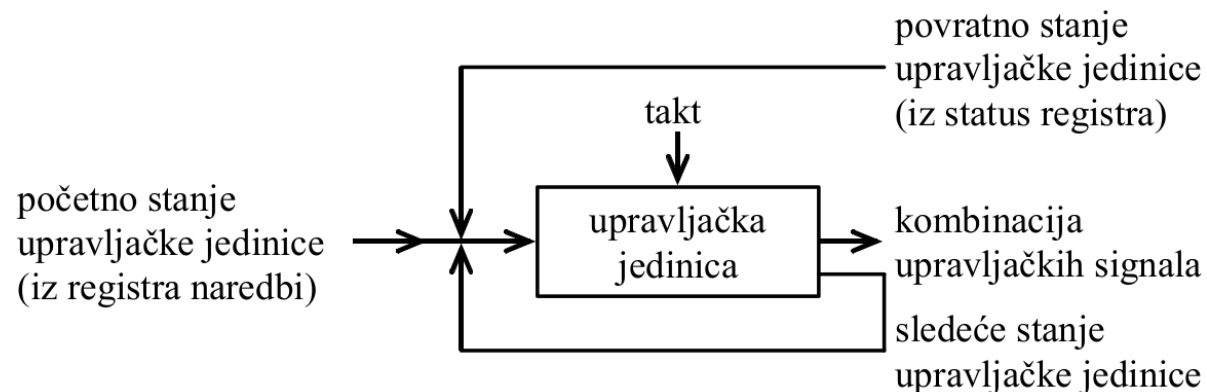
Produktivnost programera

- **vreme programera postaje dragocenije od vremena računara**
- **ponovno uvođenje interaktivnog rada**
 - automatizacija upravljanja računarom
 - automatizacija upravljanja memorijom
- proširenje arhitekture naredbi radi prilagođavanja programskim jezicima visokog nivoa

Arhitektura računara III generacije

Arhitektura naredbi

- proširenje skupa naredbi
- podrška većeg broja tipova podataka
- povećanje broja raspoloživih adresiranja
- ortogonalnost (nezavisnost) naredbi i adresiranja
- CISC (engl. *Complex Instruction Set Computer*)
- direktno pravljenje upravljačke jedinice sa integrisanim kolima praktično nemoguće

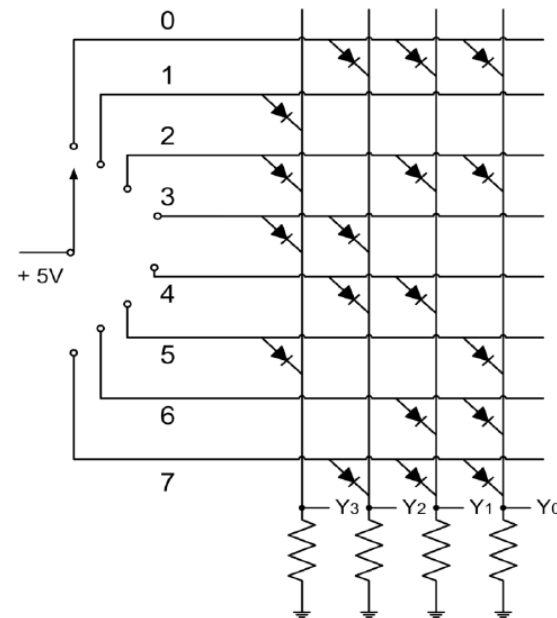


Arhitektura računara III generacije

Mikro-programiranje

- CISC koristi mikroprogramsku upravljačku jedinicu
- vreme pristupa mikroprogramskoj memoriji određuje dužinu ciklusa procesora
- predložio još 1951. Maurice Wilkes (Kembridž), prvi put upotrebljena u IBM 360/370
 - ROM kao diodna matrica

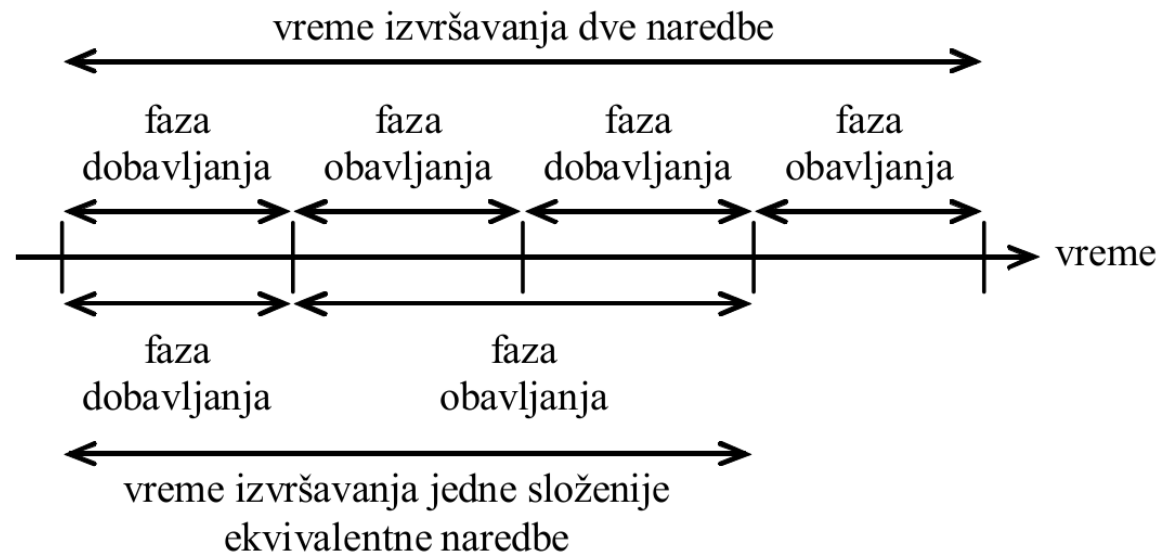
Address	Nibble
0	0111
1	1000
2	1011
3	1100
4	0110
5	1001
6	0011
7	0111



Arhitektura računara III generacije

Mikro-programiranje

- izmenom mikroprograma se menja funkcionalnost
 - **emulacija** – interpreter mašinskih naredbi jednog računara u obliku mikro-programa na drugom
- bolje iskorišćenje procesorskog vremena
 - manje pristupa memoriji zbog složenijih naredbi i adresiranja (magnetna memorija oko 10 puta sporija od CPU)



Arhitektura računara III generacije

Promenljivi formati mašinskih naredbi

- radna memorija je bila ograničena brzinom i kapacitetom
- dužina naredbe zavisi od same naredbe i broja i vrste njenih operanada

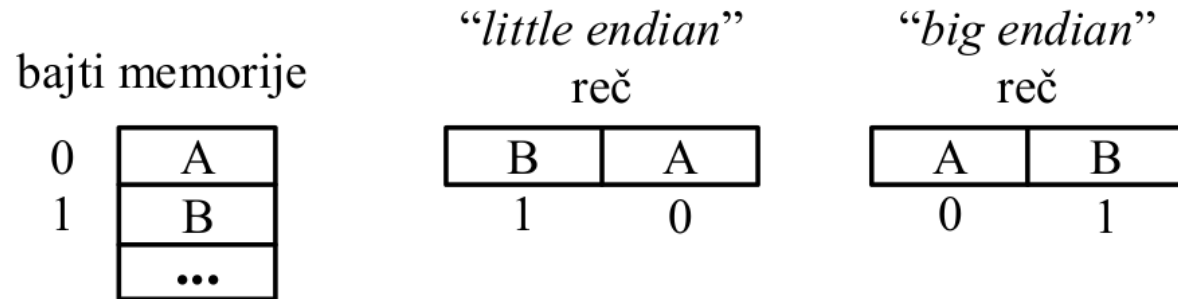
Pristup adresiranju

- IBM – adresiranje vezano za kod naredbe
- DEC – adresiranje posebno kodirano u delu koda naredbe (ortogonalnost)
- arhitektura registara opšte namene (engl. *general purpose registers architecture*)

Arhitektura računara III generacije

Organizacija radne memorije

- memorija podeljena na bajte (8 bitova)
- adresiranje reči



Slika 10.1.5 Dva načina organizovanja bajta u reči

- little endian - DEC, big endian - IBM
 - problem prenosa podataka

Memorijski preslikani U/I (engl. *memory-mapped input output*)

- prednosti i mane?

Arhitektura računara III generacije

Multiprogramiranje

- istovremeni rad procesora i kontrolera (engl. *SPOOLing* - *Simultaneous Peripheral Operation On Line*)
 - mehanizam prekida postaje opšteprisutan
- CPU se može držati zaposlenim ako u memoriji istovremeno postoji više raznih slika procesa
 - preključivanje (engl. *context switch*)
 - stanja procesa: spreman, aktivan, čeka
- mehanizmi zaštite memorije – logički i fizički adresni prostor
- stepen multiprogramiranja (broj istovremeno prisutnih slika procesa) zavisi od količine memorije

Arhitektura računara III generacije

Multiprogramiranje

- **podela vremena** (engl. *timesharing*) - ravnomerna raspodela CPU vremena
- prekidi u pravilnim vremenskim intervalima
- više znakovnih terminala na jednom računaru
- interaktivni rad
- podela računara i periferija između više korisnika
- početak međusobne saradnje korisnika

Arhitektura računara III generacije

Ideja virtuelne memorije

- **lokalnost izvršavanja programa**
 - približno 90% vremena se troši na oko 10% naredbi
 - slično za memoriju sa podacima
- **prostorna lokalnost** (engl. *spatial locality*)
 - uzastopne adrese obrazuju stranicu (engl. *page*)
- **vremenska lokalnost** (engl. *temporal locality*)
 - petlje – visoka verovatnoća pristupa lokacijama kojima je skoro pristupano
- u toku pojedinih perioda aktivnosti, pristupa se samo nekim stranicama koda i podataka
 - radni skup (engl. *working set*)

Arhitektura računara III generacije

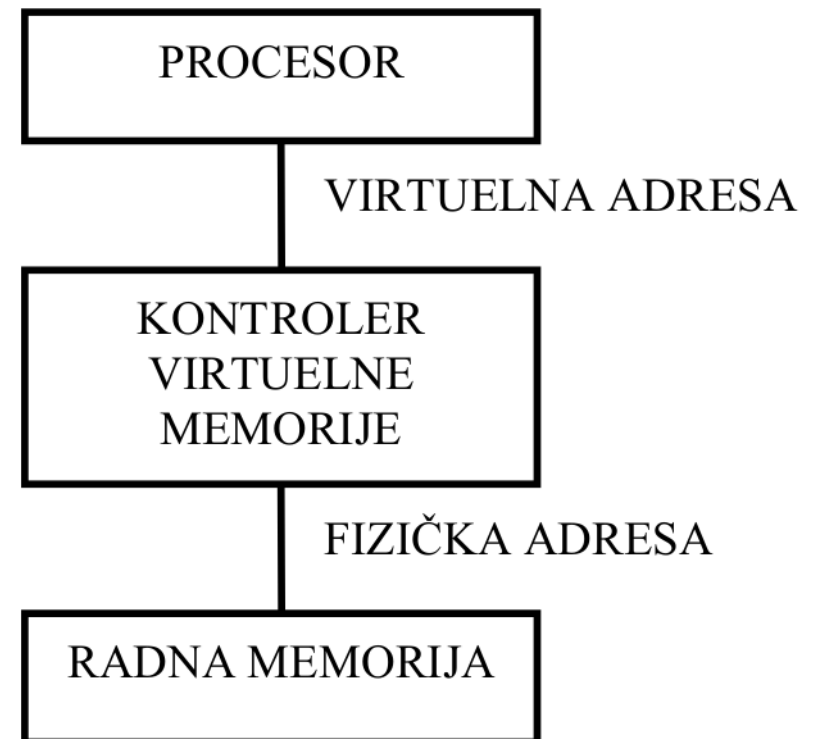
Ideja virtuelne memorije

- za aktivnost procesa je potreban samo radni skup stranica
- mogućnost prebacivanja stranica u/iz masovne memorije
- veličina slike procesa je ograničena veličinom masovne memorije
- **fizički adresni prostor** nije dovoljan da adresira sve lokacije slike procesa
- **virtuelni adresni prostor** – veličina adresa je ograničena mašinskim formatom naredbi
- virtuelni i fizički prostor - stranice iste veličine

Arhitektura računara III generacije

Ideja virtuelne memorije

- da bi CPU mogao da izvršava proces, neophodno je da je radni skup u fizičkoj memoriji
- svaka virtuelna adresa mora prvo biti pretvorena u fizičku
- **kontroler virtuelne memorije** (engl. *MMU - Memory Management Unit*)



Arhitektura računara III generacije

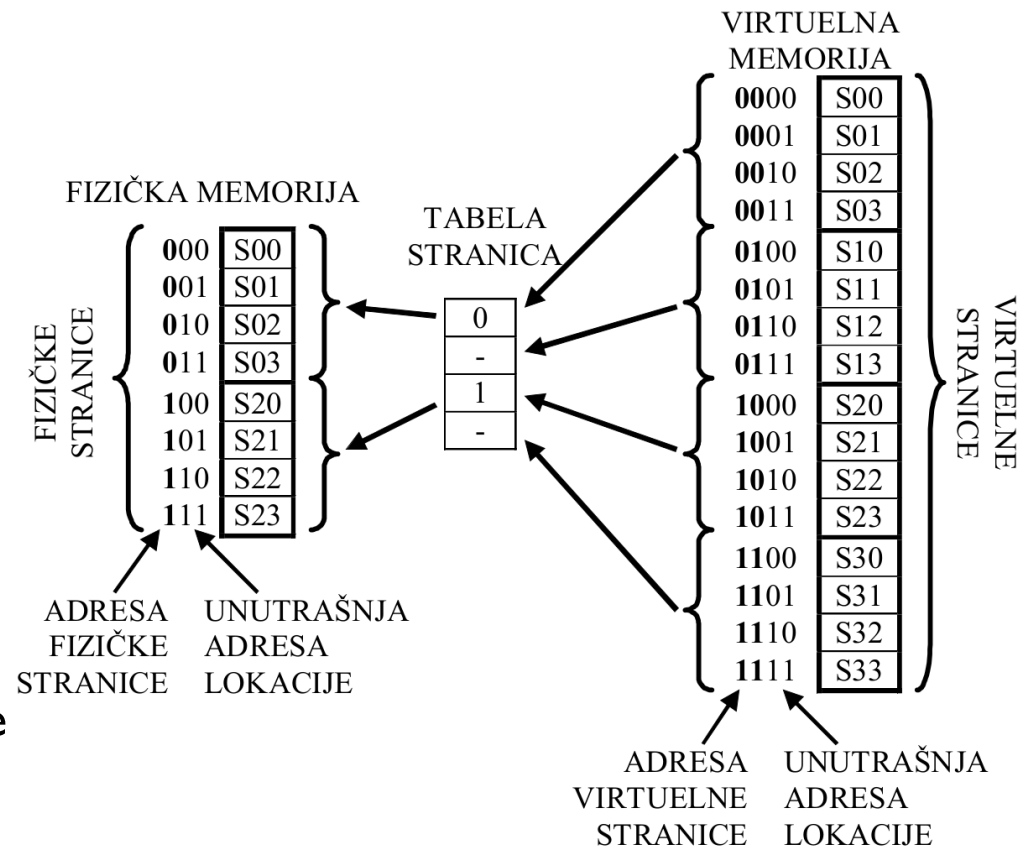
Ideja virtuelne memorije

- pretvaranje virtuelne adrese u fizičku
 - samo ako stranica postoji
 - šta ako ne postoji?
 - šta ako su sve stranice fizičke memorije popunjene?
 - šta ako je stranica izmenjena?
- evidencija o kopijama virtuelnih stranica
- **stranični prekid** (engl. *page fault*)
- **adresa** se sastoji od
 - **adrese stranice** (engl. *page number*)
 - **unutrašnje adrese** (engl. *offset*)

Arhitektura računara III generacije

Ideja virtuelne memorije

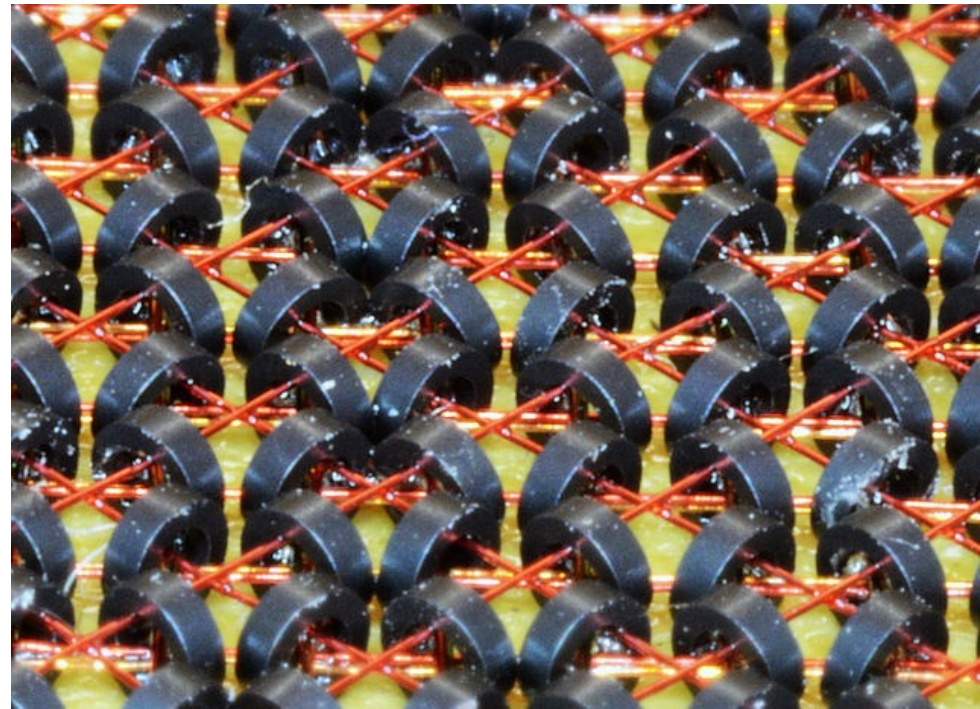
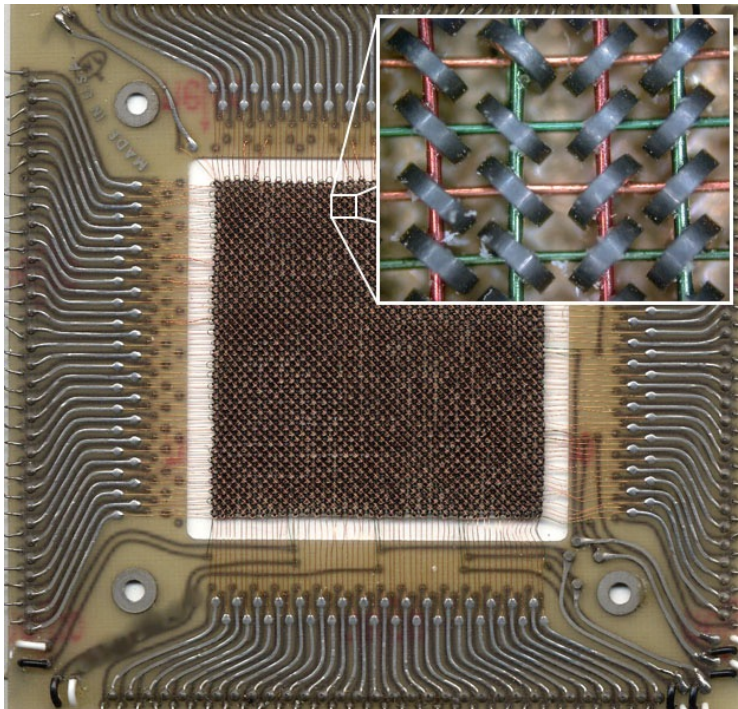
- unutrašnja adresa ostaje ista, adresa virtuelne stranice se menja adresom fizičke stranice
- **tabela stranica** (engl. *page table*)
 - broj elemenata odgovara broju virtuelnih stranica
 - sadrži adresu fizičke stranice ili oznaku da je na disku



Arhitektura računara III generacije

Memorija sa magnetnim jezgrima dugo korišćena

- vojne primene
- primene u svemirskim programima



Arhitektura računara III generacije

Ideja virtuelne memorije

- Virtuelna memorija usporava procesor
 - pristup disku
 - tabela stranica
- Poluprovodnička memorija i dalje skuplja od magnetnih jezgara
 - mala količina za smeštanje dela tabele stranica
- **Asocijativna memorija** (engl. *associative memory*) – unutar kontrolera
 - sadrži adrese fizičkih stranica, ali i odgovarajuće virtuelne adrese

Arhitektura računara III generacije

Ideja virtuelne memorije

Asocijativna memorija

- provera da li se tu nalazi virtuelna adresa – pristup po sadržaju
- Alternativni engleski termin: *translation lookaside buffer* – TLB
- osobine lokalnosti idu na ruku

DVOBITNE	JEDNOBITNE
ADRESE	ADRESE
VIRTUELNIH	KORESPONDENTNIH
STRANICA	FIZIČKIH STRANICA

00	0
10	1

Arhitektura računara III generacije

Ideja virtuelne memorije

- Asocijativna memorija
 - adresa fizičke stranice se najčešće tu nalazi
 - šta ako se ne nalazi?
 - ako je verovatnoća pogotka (engl. *hit*) 0.9, prosečno vreme pristupa:
 - $0.9 \times 1 + 0.1 \times 10 = 1.9$
- Automatizacija memorijske hijerarhije
- Poboljšana međusobna zaštita programa
 - privilegovani režim rada

Arhitektura računara III generacije

Ideja virtuelne memorije

- Potreba za radnom memorijom
 - velikog kapaciteta
 - kratkog vremena pristupa
 - niske cene
- Dobijen veliki kapacitet i kratko srednje vreme pristupa po pristupačnoj ceni

$$0.9999 \times 10 + 0.0001 \times 10000 == 10.999$$

Arhitektura računara III generacije

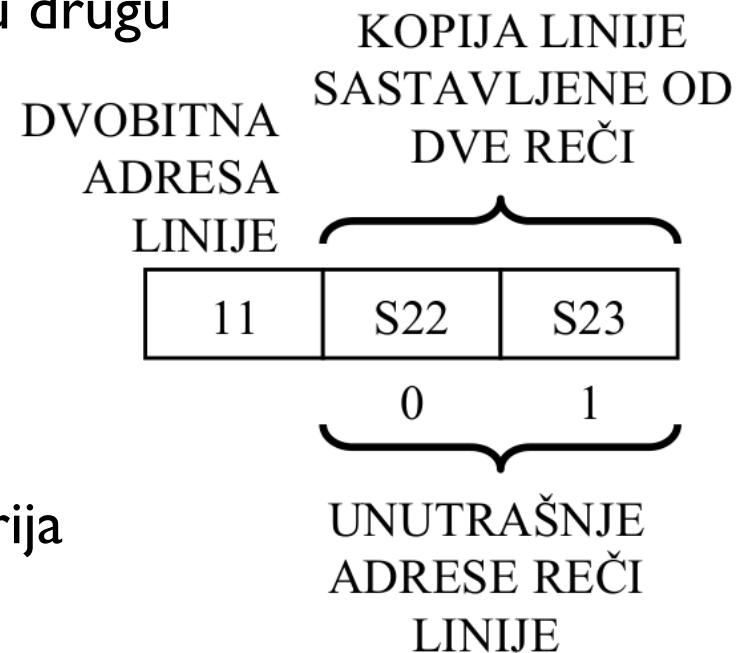
Ideja skrivene memorije (engl. *cache*)

- Slična ideji virtuelne memorije
- Memorijska hijerarhija
 - brza (skupa) poluprovodnička memorija
 - sporija (jeftina) magnetna radna memorija
 - skraćenje srednjeg vremena pristupa na osnovu lokalnosti
- Ne zahteva izmene programa
- Podela radne i skrivene memorije na linije (engl. *cache lines*)
 - više uzastopnih memorijskih lokacija

Arhitektura računara III generacije

Ideja skrivene memorije

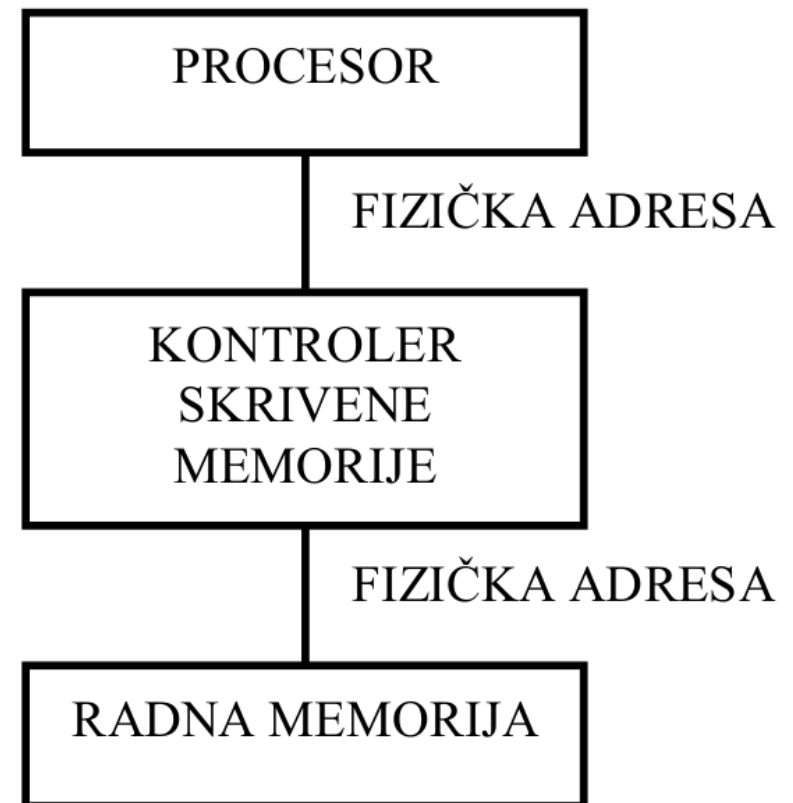
- Prebacivanje linija iz jedne memorije u drugu
- Podela adrese
 - adresa linije (engl. *line number*)
 - unutrašnja adresa (engl. *offset*)
- Organizovana kao asocijativna memorija



Arhitektura računara III generacije

Ideja skrivene memorije

- Provera da li adresa linije postoji
- Šta ako ne postoji?
- **Kontroler skrivene memorije**
(engl. *cache controler*) – **keš kontroler**



Arhitektura računara III generacije

Odnos virtuelne i skrivene memorije

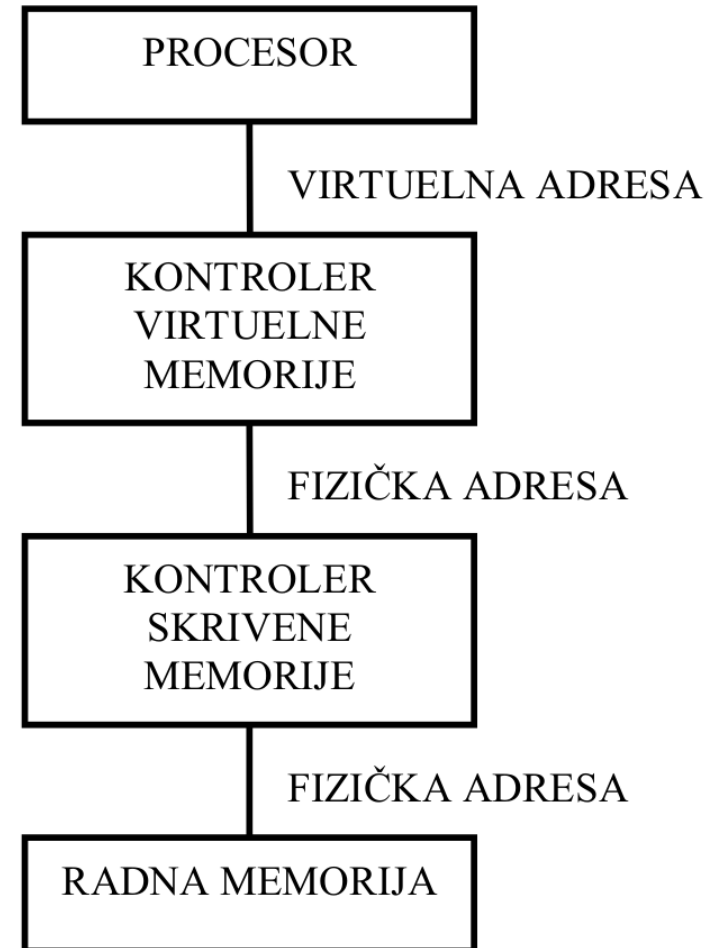
- Prilična sličnost u principijelnoj organizaciji
- Mogu se kombinovati
- Skraćenje srednjeg vremena pristupa virtuelnoj memoriji

Virtuelna memorija

- 1961 – John Fotheringham
- 1970 – IBM 370

Skrivena memorija

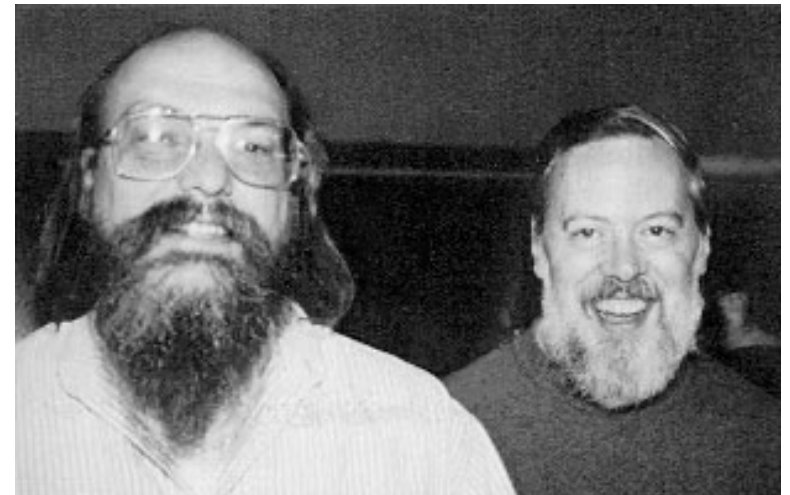
- 1965 – Maurice Wilkes (Kembridž)
- 1968 – IBM 360



Arhitektura računara III generacije

Operativni sistem i virtuelna mašina

- Multiprogramiranje, interaktivni rad, virtuelna memorija
 - složeni operativni sistemi
- Pojava sistema datoteka (engl. *file system*)
- Praćenje korišćenja računara (naplata)
- Virtuelna mašina
 - radno okruženje (OS, interpreter, sistemski programi)
 - privid da korisnik ima računar za sebe
- UNIX (Ken Thompson, Dennis Ritchie)
 - Programski jezik C



Arhitektura računara III generacije

- Radna memorija
 - Osnovna jedinica postaje **bajt**
 - Adresiranje po rečima
 - veličine registara procesora
 - **Primarne reči** (engl. *aligned words*)
 - **Sekundarne reči** (engl. *non-aligned words*)
- **Nedostaci** arhitekture računara III generacije:
 - nepredvidivost odziva u interaktivnom radu, zavisi od broja i vrste procesa

ADRESE SEKUNDARNIH REČI			ADRESE PRIMARNIH REČI
1	bajt 1	bajt 0	0
3	bajt 3	bajt 2	2
5	bajt 5	bajt 4	4
	bajt 7	bajt 6	6
	...		

Arhitektura računara III generacije

Arhitektura naredbi IBM SYSTEM/360

- Adresni prostor od 24 bita (16 MB), po bajtima
- Pristup samo po primarnim rečima
- Rad sa:
 - 1, 2 ili 4-bajtnim celim vrednostima
 - 8-bajtnim realnim vrednostima
 - binarno kodiranim decimalnim ciframa (engl. *packed decimal*)
 - nizovima znakova (engl. *string*)
- Registri:
 - 16 od po 32 bita (opšte namene)
 - 4 od po 64 bita (realni brojevi)
 - status registar (programski brojač i uslovni biti)

Arhitektura računara III generacije

Arhitektura naredbi IBM SYSTEM/360

- Privilegovani režim rada
- Vrste adresiranja:
 - neposredno
 - registarsko
 - indeksno
 - kombinacije
- Promenljivi format mašinskih naredbi
 - *register-register: R1 = R1 OP R2*

8 bita kod nar.	4 bita R1	4 bita R2
--------------------	--------------	--------------

Arhitektura računara III generacije

Arhitektura naredbi IBM SYSTEM/360

- Promenljivi format mašinskih naredbi
 - register-indexed: $R1 = R1 \text{ OP } R2 + R3 + \text{odstojanje}$*

8 bita kod nar.	4 bita R1	4 bita R2	4 bita R3	12 bita odstojanje
--------------------	--------------	--------------	--------------	-----------------------

- register-storage: $R1 = R3 + \text{odstojanje} \text{ OP } R2$*

8 bita kod nar.	4 bita R1	4 bita R2	4 bita R3	12 bita odstojanje
--------------------	--------------	--------------	--------------	-----------------------

- storage-immediate: $R1 + \text{odstojanje} = \text{vrednost}$*

8 bita kod nar.	8 bita vrednost	4 bita R1	12 bita odstojanje
--------------------	--------------------	--------------	-----------------------

Arhitektura računara III generacije

Arhitektura naredbi IBM SYSTEM/360

- Promenljivi format mašinskih naredbi
 - *storage-storage: $R1+odst1 = R1+odst1 OP R2+odst2$*

8 bita kod nar.	8 bita dužina	4 bita R1	12 bita odstojanje1	4 bita R2	12 bita odstojanje2
--------------------	------------------	--------------	------------------------	--------------	------------------------

- Sve naredbe ne koriste sva polja na isti način
 - upravljačke su u RX formatu
 - R1 - uslov
 - programski brojač = $R2+R3+odstojanje$

8 bita kod nar.	4 bita R1	4 bita R2	4 bita R3	12 bita odstojanje
--------------------	--------------	--------------	--------------	-----------------------

Arhitektura računara III generacije

Arhitektura naredbi IBM SYSTEM/360

- Naredbe za rukovanje podacima (npr. za prenos i konverziju podataka)
- Naredbe za rukovanje bitima (logičke naredbe i naredbe pomeranja)
- Naredbe za celobrojnu binarnu aritmetiku (obuhvaćene sve aritmetičke operacije)
- Naredbe za celobrojnu decimalnu aritmetiku (obuhvaćene sve aritmetičke operacije)
- Naredbe za aritmetiku realnih brojeva (obuhvaćene sve aritmetičke operacije)
- Upravljačke naredbe
- Systemske naredbe
- Ulazno-izlazne naredbe

Arhitektura računara III generacije

Arhitektura naredbi DEC PDP-11

- Privilegovani režim rada
- Vrste adresiranja
 - registarsko adresiranje
 - posredno adresiranje sa samouvećanjem
 - posredno adresiranje sa samoumanjenjem
 - indeksno adresiranje
 - posredno adresiranje
 - dvostruko posredno adresiranje sa samouvećanjem
 - dvostruko posredno adresiranje sa samoumanjenjem
 - indeksno posredno adresiranje
- Sva adresiranja se oslanjaju na registre
 - programski brojač je registar opšte namene

Arhitektura računara III generacije

Arhitektura naredbi DEC PDP-11

- Neposredno adresiranje: kombinovanje programskog brojača sa posrednim adresiranjem sa samouvećanjem
- Apsolutno adresiranje: kombinovanje programskog brojača sa dvostruko posrednim adresiranjem sa samouvećanjem
- Relativno adresiranje: kombinovanje programskog brojača sa indeksnim adresiranjem
- Relativno posredno adresiranje: kombinovanje programskog brojača sa indeksnim posrednim adresiranjem

Arhitektura računara III generacije

Arhitektura naredbi DEC PDP-11

- Promenljivi format mašinskih naredbi
 - sa jednim operandom

10 bita kod naredbe	3 bita kod oper.	3 bita kod registra

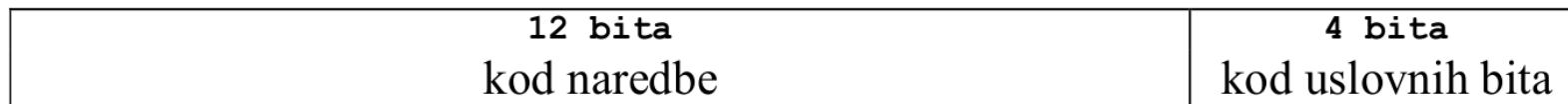
- sa dva operanda
 - $\text{oper2:reg2} = \text{oper1:reg1} \text{ OP } \text{oper2:reg2}$

4 bita kod naredbe	3 bita kod oper. 1	3 bita kod registra 1	3 bita kod oper. 2	3 bita kod registra 2

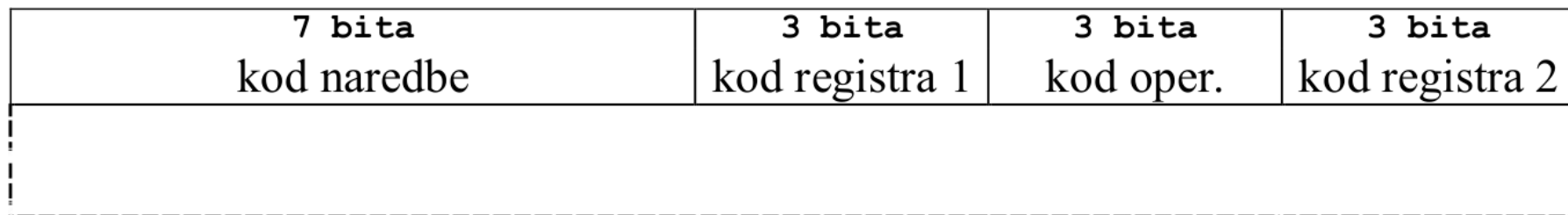
Arhitektura računara III generacije

Arhitektura naredbi DEC PDP-11

- Promenljivi format mašinskih naredbi
 - sa jednim operandom – postavljanje uslovnih bita



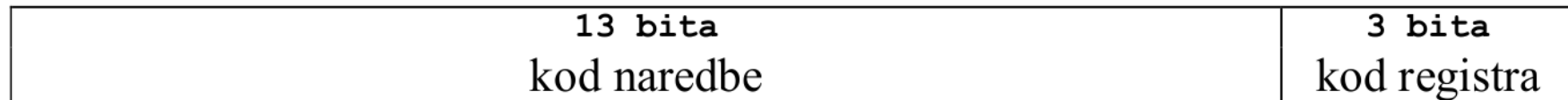
- sa dva operanda
 - reg1 ili oper2:reg2 = reg1 OP oper:reg2
 - kod poziva potprograma: reg1 povratna adresa, oper:reg2 adresa potprograma



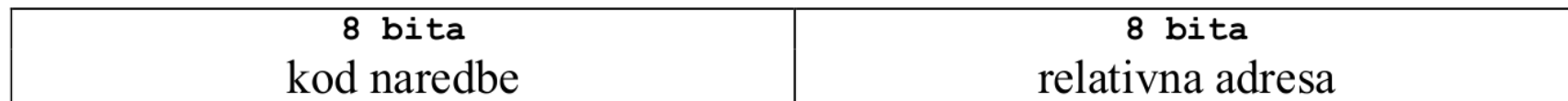
Arhitektura računara III generacije

Arhitektura naredbi DEC PDP-11

- Promenljivi format mašinskih naredbi
 - sa jednim operandom – povratak iz potprograma



- sa jednim operandom – upravljačke naredbe
 - podrazumeva se relativno adresiranje



Arhitektura računara III generacije

Arhitektura naredbi DEC PDP-11

- Naredbe za rukovanje podacima (npr. za prenos i konverziju podataka)
- Naredbe za rukovanje bitima (logičke naredbe i naredbe pomeranja)
- Naredbe za celobrojnu binarnu aritmetiku (obuhvaćene sve aritmetičke operacije)
- Naredbe za aritmetiku realnih brojeva (obuhvaćene sve aritmetičke operacije)
- Upravljačke naredbe
- Sistemske naredbe

Arhitektura računara III generacije

Osobine magnetnog diska

- Osnovne karakteristike
 - kapacitet
 - srednje vreme pristupa
- Formatirani kapacitet manji od neformatiranog
- Pored podataka, sadrži i:
 - prethodnica (engl. *preamble*)
 - kod za korekciju grešaka (engl. *error-correcting code, ECC*)
 - međusektorski razmak
- Srednje vreme pristupa
 - srednje vreme pomeranja (engl. *seek time*) glave
 - srednje vreme rotacije (engl. *rotational delay*) sektora
 - vreme prenosa (engl. *transfer time*) bloka do kontrolera
 - vremena kontrolera (engl. *controler time*), transfer do radne memorije

Arhitektura računara III generacije

Organizacija sabirnice

- Povezivanje organizacionih komponenti računara radi razmene podataka
- Sastoji se od:
 - linija podataka i upravljačkih linija
 - elektronike koja vrši razmenu signala
 - upravljačke logike
- **Aktivna** (engl. *bus master*) i **pasivna strana** (engl. *bus slave*)
- Razmena podataka:
 - aktivna strana zauzima sabirnicu
 - transakcija pisanja ili transakcija čitanja

Arhitektura računara III generacije

Organizacija sabirnice

- Transakcije čitanja mogu biti podeljene (engl. *split transaction*)
- **Sinhrona sabirnice** (engl. *synchronous bus*)
 - sve aktivnosti usklađene sa počecima intervala (takt)
 - aktivnosti (mogu da) traju više intervala
 - dodatni intervali
 - upravljačka linija – signal kraja transakcije
 - dužina intervala zavisi i od dužine sabirnice
 - jednostavno upravljanje
 - visoka propusnost za male dužine
 - povezivanje procesora i radne memorije

Arhitektura računara III generacije

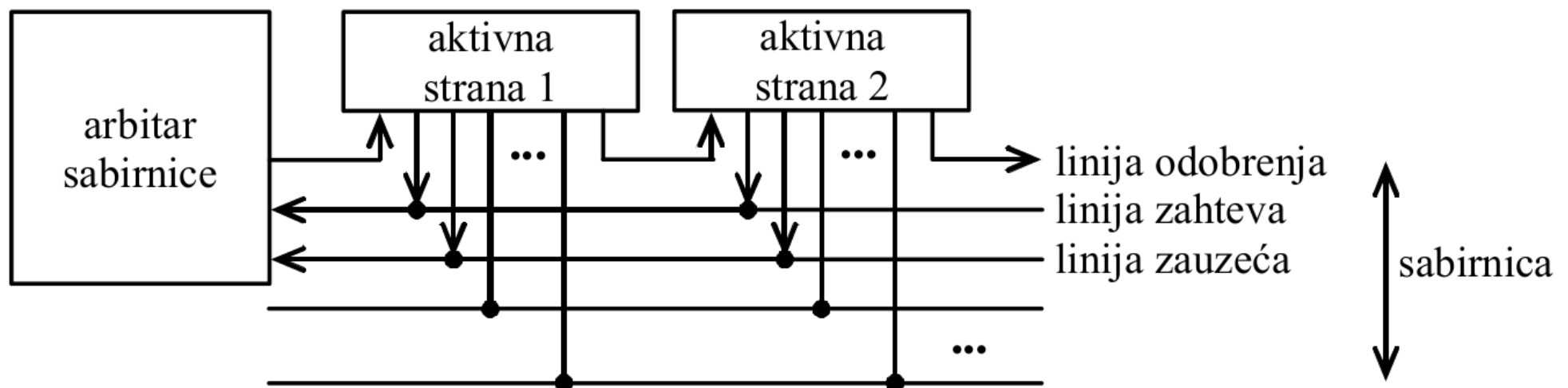
Organizacija sabirnice

- **Asinhrona sabirnice** (engl. *asynchronous bus*)
 - za veće udaljenosti (više od 1 metra)
 - dogovaranje (engl. *handshaking*)
 - posebne upravljačke linije
 - manja propusnost

Arhitektura računara III generacije

Organizacija sabirnice

- Zauzimanje sabirnice
 - arbitar sabirnice (engl. *arbiter*)
 - signal zahteva (engl. *bus request*)
 - signal odobrenja (engl. *bus grant*)
 - signal zauzeća (engl. *bus busy*)
 - serijski povezane aktivne strane (engl. *daisy chaining*)



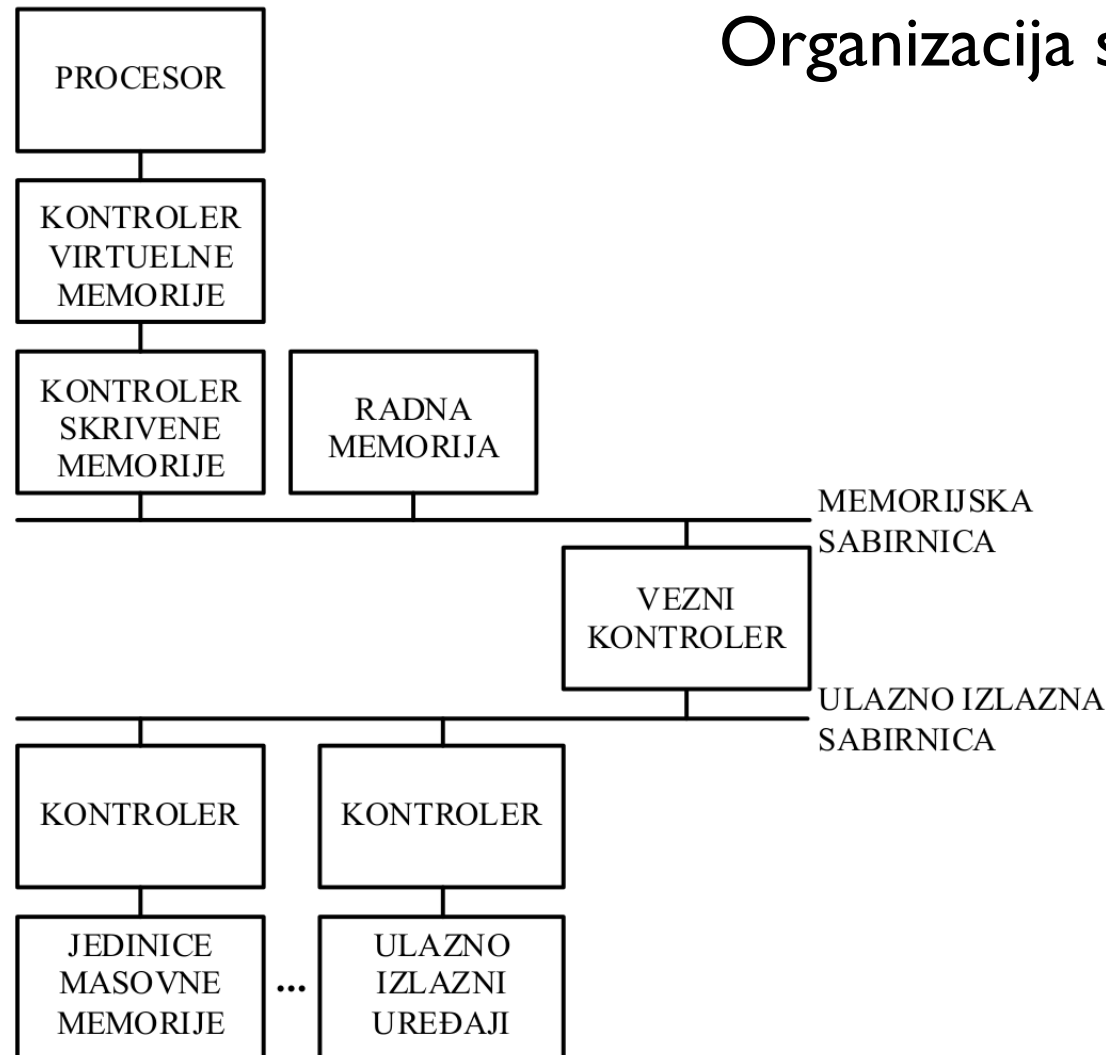
Arhitektura računara III generacije

Organizacija sabirnice

- Posebne linije za signale zahteva i odobrenja (engl. *independent requesting*)
- Grupni prenos podataka (engl. *multiple word*)
- Vremensko multipleksiranje
 - broj linija i propusnost
- Osnovni tipovi:
 - memorijske sabirnice
 - ulazno-izlazne sabirnice
 - systemske sabirnice
 - kod mini računara samo systemske, kod velikih računara i memorijske i ulazno-izlazne

Arhitektura računara III generacije

Organizacija sabirnice



Arhitektura računara III generacije

Organizacija asocijativne memorije

- **Brzo pronalaženje sadržaja**

- fizička adresa
- linija

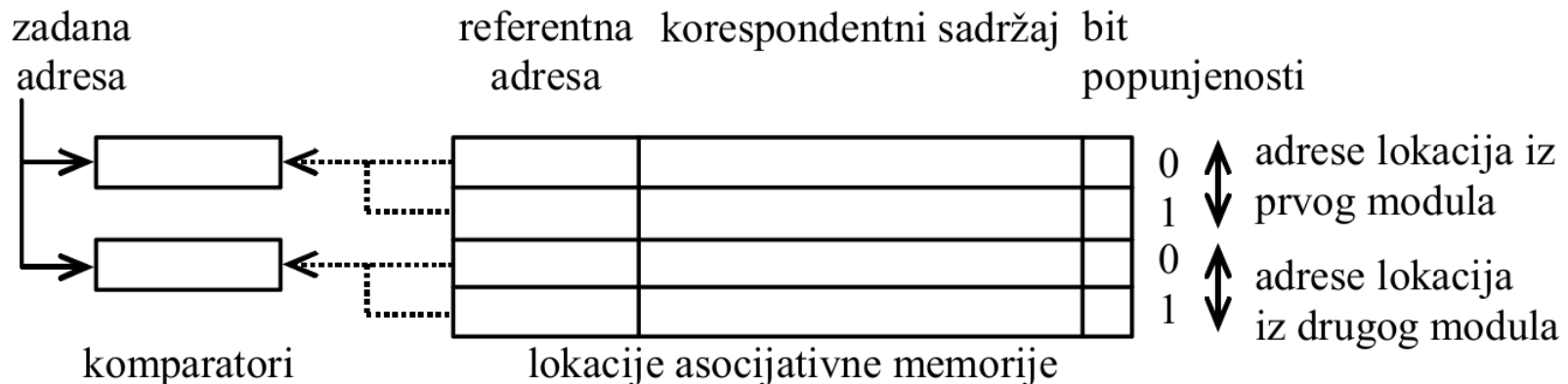


- **Puna asocijativnost** (engl. *full associativity*)
 - istovremeno poređenje sa svim referentnim adresama
- Pogodak i promašaj, formira se lista radi izbacivanje sadržaja sa najstarijom porukom (engl. *least recently used – LRU*)

Arhitektura računara III generacije

Organizacija asocijativne memorije

- **Dvostruka asocijativnost** (engl. *2-way set-associativity*)

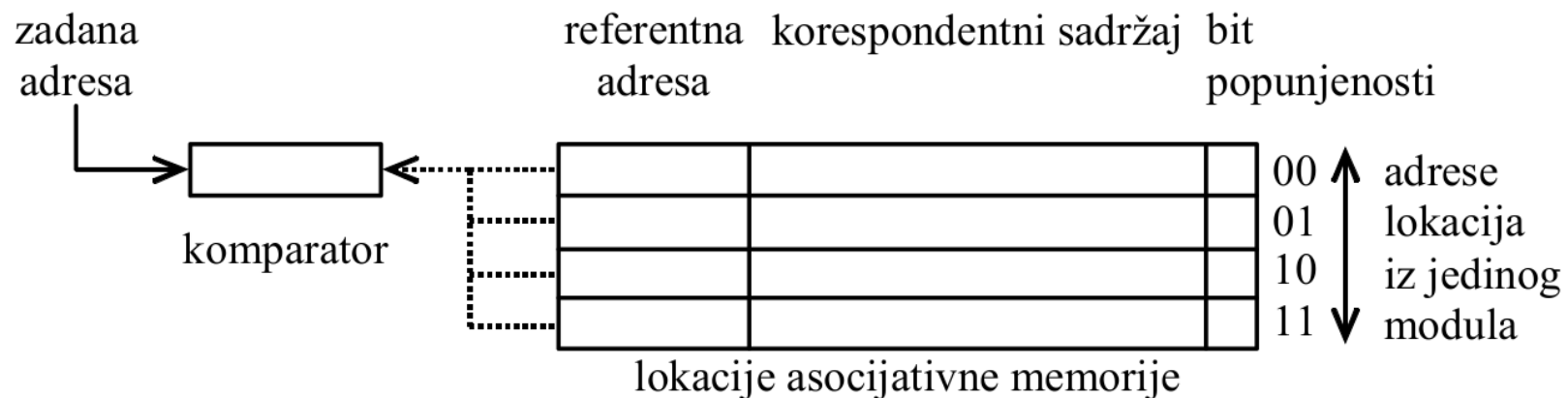


- Poređenje sa samo jednom (prvom) adresom iz modula
- Sve adrese koje se završavaju sa "0" čine jedan skup

Arhitektura računara III generacije

Organizacija asocijativne memorije

- **Jednostruka asocijativnost** (engl. *1-way set-associativity, directly mapped*)



- Asocijativnost se može povećavati (od jednostruke do pune)
- Četvorostruka je praktičan prag
- Realizuje se najbržim raspoloživim tehnologijama

Arhitektura računara III generacije

Skrivena memorija (keš)

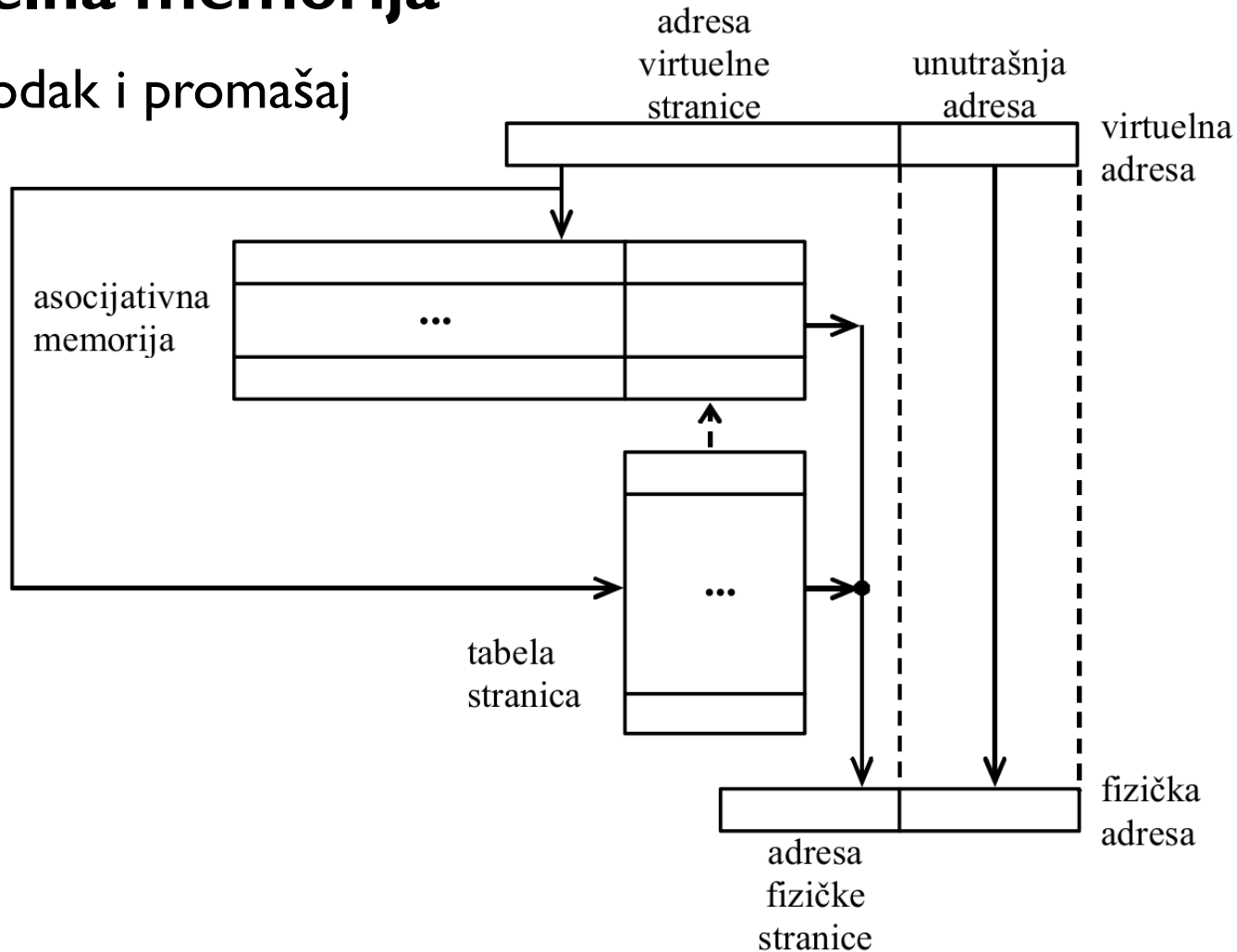
- Verovatnoća pogotka > 0.8 , za vreme pristupa 2/10 ciklusa (keš/radna memorija)
 - Verovatnoća 0.9 -> 2.8 ciklusa
 - Verovatnoća 0.7 -> 4.4 ciklusa
- Promašaj traje višestruko duže
- Nije kompatibilna sa memorijski-mapiranim U/I, DMA, multi-core?

čitanje	za pogodak	iz asocijativne memorije	
	za promašaj	iz radne memorije, uz ažuriranje asocijativne memorije	
pisanje	za pogodak	u asocijativnu memoriju	uz odlaganje pisanja u radnu memoriju (<i>write back</i>)
			uz pisanje u radnu memoriju (<i>write through</i>)
	za promašaj	u radnu memoriju	uz ažuriranje asocijativne memorije (<i>write allocate</i>)
			bez ažuriranja asocijativne memorije (<i>write around</i>)

Arhitektura računara III generacije

Virtuelna memorija

- Pogodak i promašaj



Arhitektura računara III generacije

Virtuelna memorija

- Tabela stranica
 - bit popunjenosti
 - bit izmenjenosti (engl. *modify bit*, *dirty bit*)
 - bit referenciranja (engl. *reference bit*)
 - referencirana, izmenjena
 - referencirana, neizmenjena
 - nerefencirana, izmenjena
 - nerefencirana, neizmenjena
 - bit zabrane prebacivanja
- Odnos veličine adresnog prostora i veličine stranice
 - 32 bita, 512 bajta (2^9) – 2^{23} elemenata – 32 MB za 4-bajtni element

Arhitektura računara III generacije

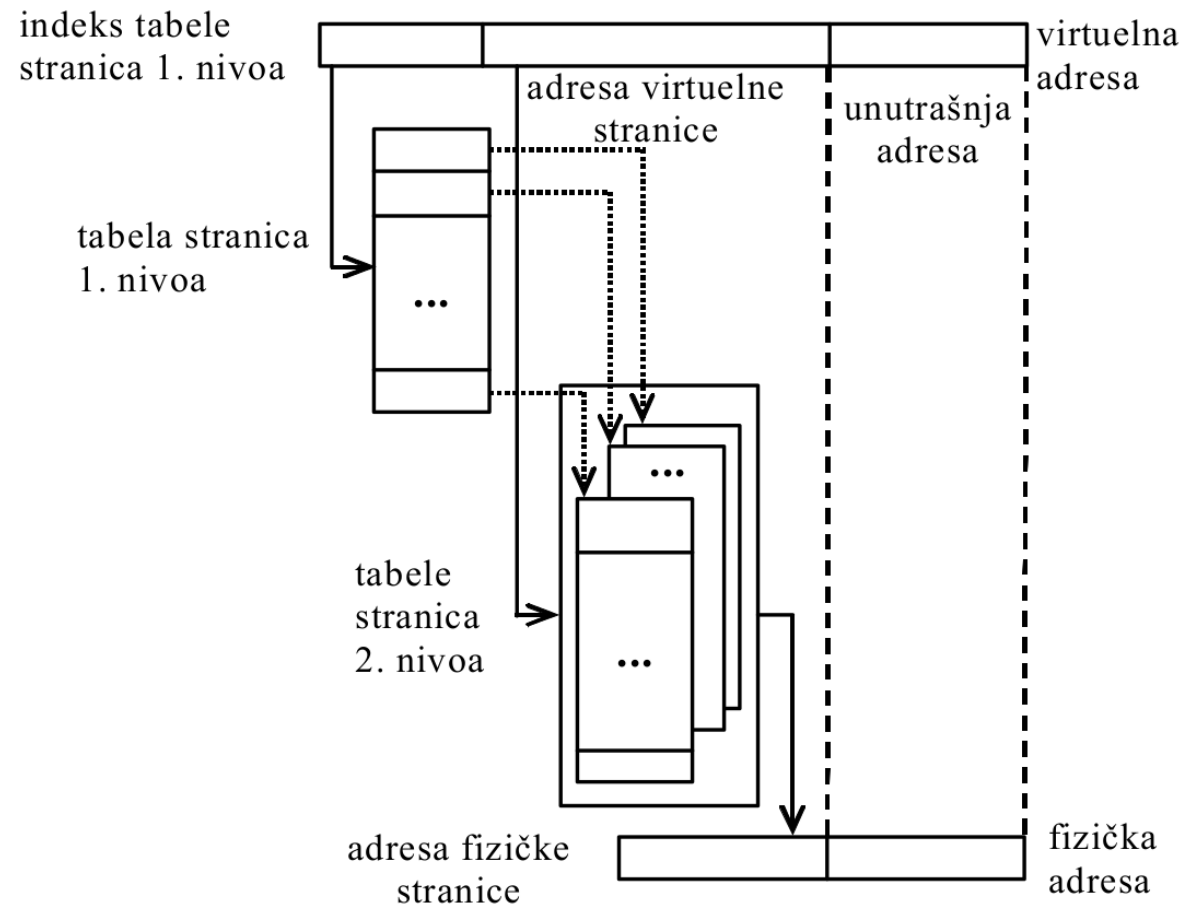
Virtuelna memorija

- 32 MB za tabelu stranica je bilo puno za računare treće generacije sa multiprogramiranjem
 - Povećanje veličine stranice?
- Držanje samo dela tabele stranica u radnoj memoriji
 - Podela tabele na odsečke
 - Dodatna tabela sa podacima o tome koji odsečki su u memoriji
- Tabela stranica u dva nivoa
 - U memoriji samo manji deo kompletne tabele stranica

Arhitektura računara III generacije

Virtuelna memorija

- Tabela stranica u dva nivoa



Arhitektura računara III generacije

Memorijska hijerarhija

- Što više memorije sa što kraćim srednjim vremenom pristupa:
 1. registri procesora (bajti)
 2. skrivena memorija (kilobajti)
 3. radna memorija (megabajti)
 4. masovna memorija
- Prebacivanje sa nižeg na viši nivo:
 - 2(3) → 1 – kompajler
 - 3 → 2 – kontroler skrivene memorije
 - 4 → 3 – kontroler virtuelne memorije, operativni sistem

Arhitektura računara III generacije

Memorijska hijerarhija

- Mala linija/stranica
 - ne može da obuhvati prostornu lokalnost
 - puno promašaja
- Velika linija/stranica
 - malo ih staje u radnu memoriju
 - puno promašaja
- Linija 4 – 128 bajta
- Stranica 512 – 8192 bajta
- Intel x86 stranica 4 kB – 4 MB

Arhitektura računara III generacije

Problem sinhronizacije

- Brza reakcija na spoljašnje događaje
- Obradivač prekida i pozadinski proces, deljeni bafer
- Šta ako se desi novi prekid dok traje obrada pozadinskog procesa?
 - kursor na (0,0)
 - čitanje pozicije, prekid nakon čitanja prve koordinate
 - kursor na npr. (0,1) umesto (1, 1)
- Rešenje – zabrana prekida

Arhitektura računara III generacije

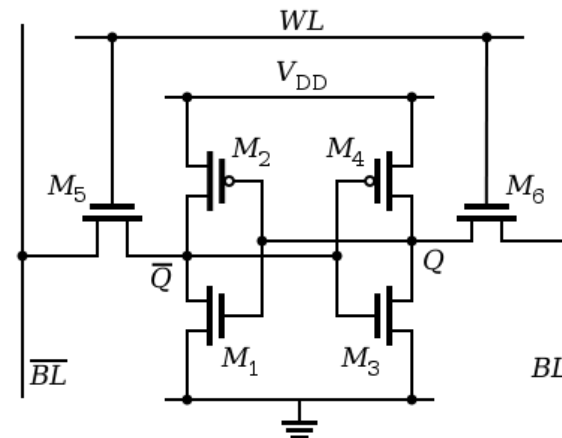
Problem sinhronizacije

- Sličan problem kod deljenih resursa za više procesa
 - dva procesa i štampač
- Zauzimanje i oslobađanje deljenog resursa
 - zaustavljanje procesa
- Stanje resursa
 - deljena memorijska lokacija - 0/1
- Zauzimanje – upis nule, oslobađanje – upis jedinice pre zauzimanja – provera
- Provera i zauzimanje moraju biti nedeljivi
 - zabrana prekida
 - x86 – CLI, STI
 - posebna mašinska naredba
 - x86 – CMPXCHG

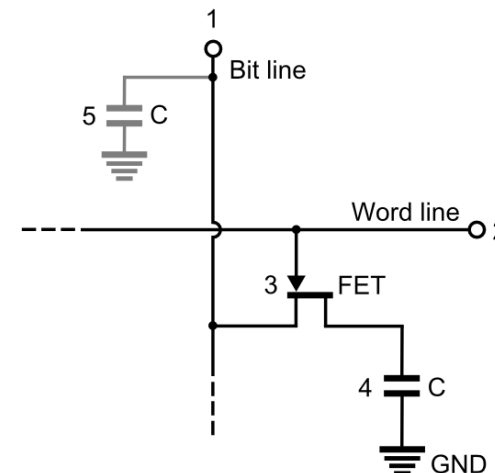
Evolucioni period arhitekture računara oko 1980.

Arhitektura računara IV generacije

- Oko 1980. – **visoko integrisana kola** (engl. *Large Scale Integration* – *LSI*) i **poluprovodničke memorije**, automatizacija projektovanja i proizvodnje
- **Poluprovodničke memorije**
- RAM istisnuo magnetna jezgra
- SRAM
 - flip-flop, više tranzistora
- DRAM
 - tranzistor i kondenzator



SRAM

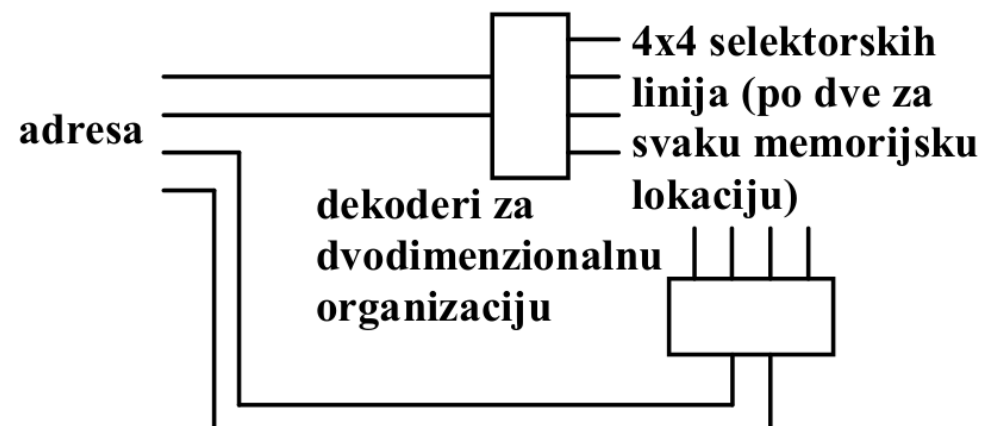
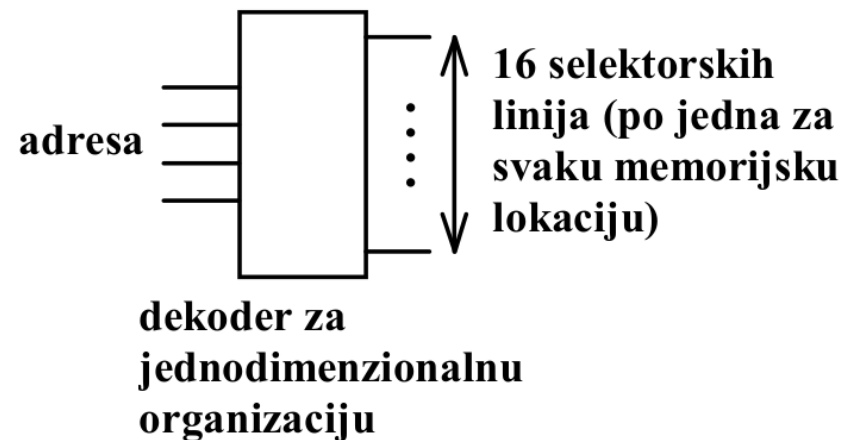


DRAM

Arhitektura računara IV generacije

Poluprovodničke memorije

- dvodimenzionalna organizacija
- DRAM
 - radna memorija
 - RAS/CAS (row/column address strobe)
 - adresiranje
- SRAM
 - skrivena memorija



Arhitektura računara IV generacije

Mikro-računari – LSI

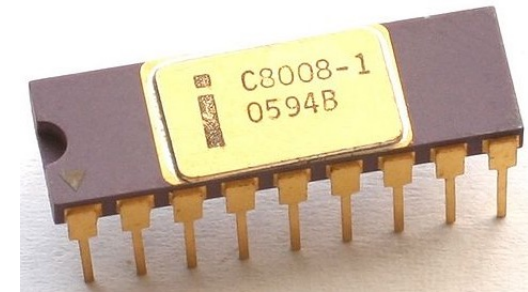
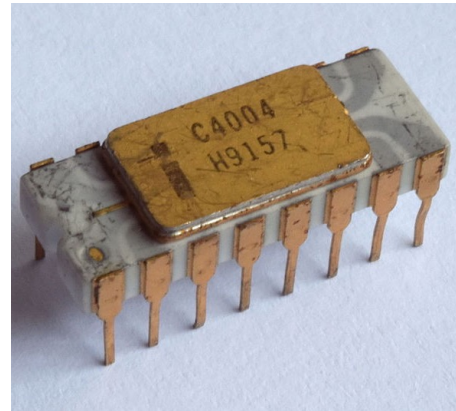
- Proširenje adresnog prostora velikih računara
 - IBM 370-XA
- Virtuelna/skrivena memorija kod mini računara
 - DEC VAX (engl. *Virtual Address eXtension* za PDP11)
- Snižavanje cene
 - mikro-računari
 - delić cene, mogućnosti i dimenzija



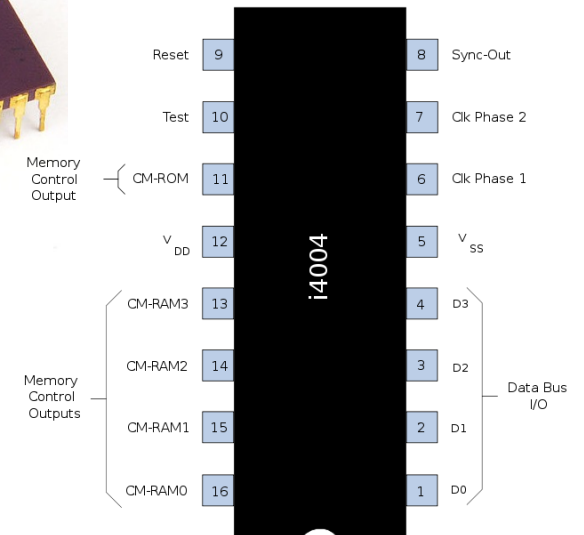
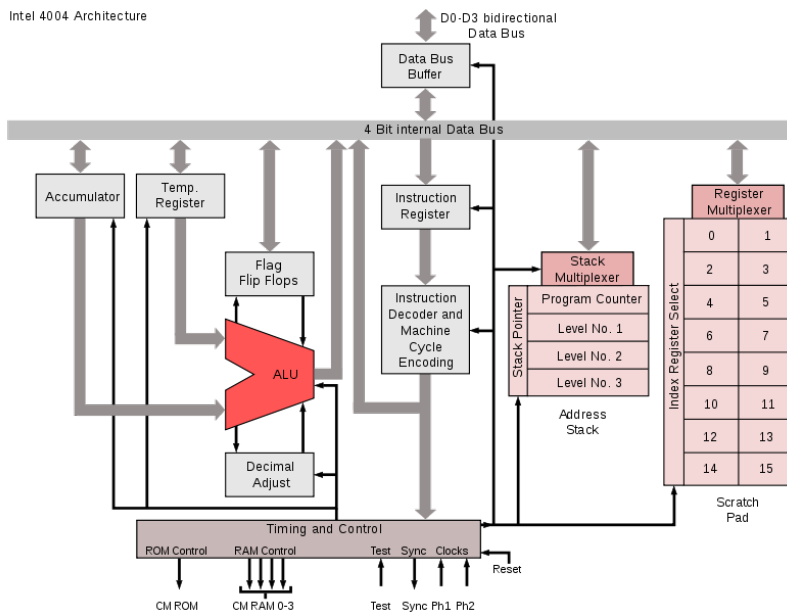
Arhitektura računara IV generacije

Mikro-računari

- Mikro-procesorske familije
- 1971. – Intel 4004
- 1972. – Intel 8008
- 1974. – Motorola 6800



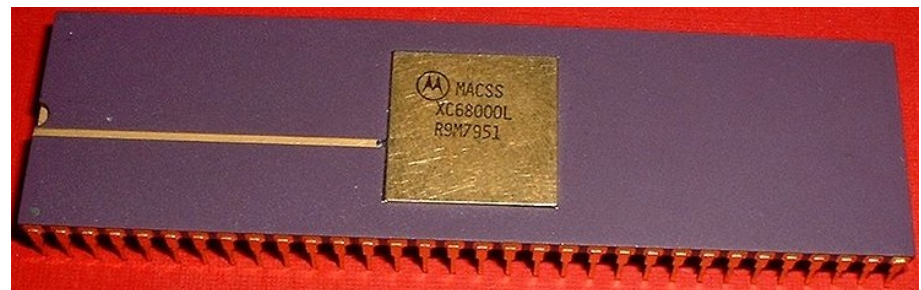
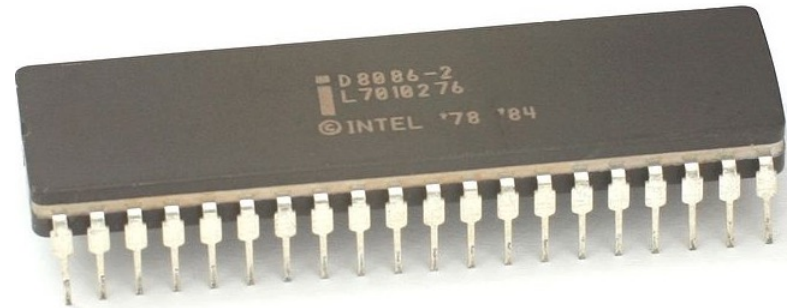
Intel 4004 Architecture



Arhitektura računara IV generacije

Mikro-računari

- Krajem 70-tih 16-bitni procesori
 - počinje buran razvoj
 - Intel 8086 (80x86)
 - Motorola 68000 (680x0)
- Razvoj mikro-procesora u smeru poboljšanja funkcionalnosti
- Periferni procesori/koprocesori
 - Intel 8087 aritmetički koprocesor
 - Motorola 68451 MMU



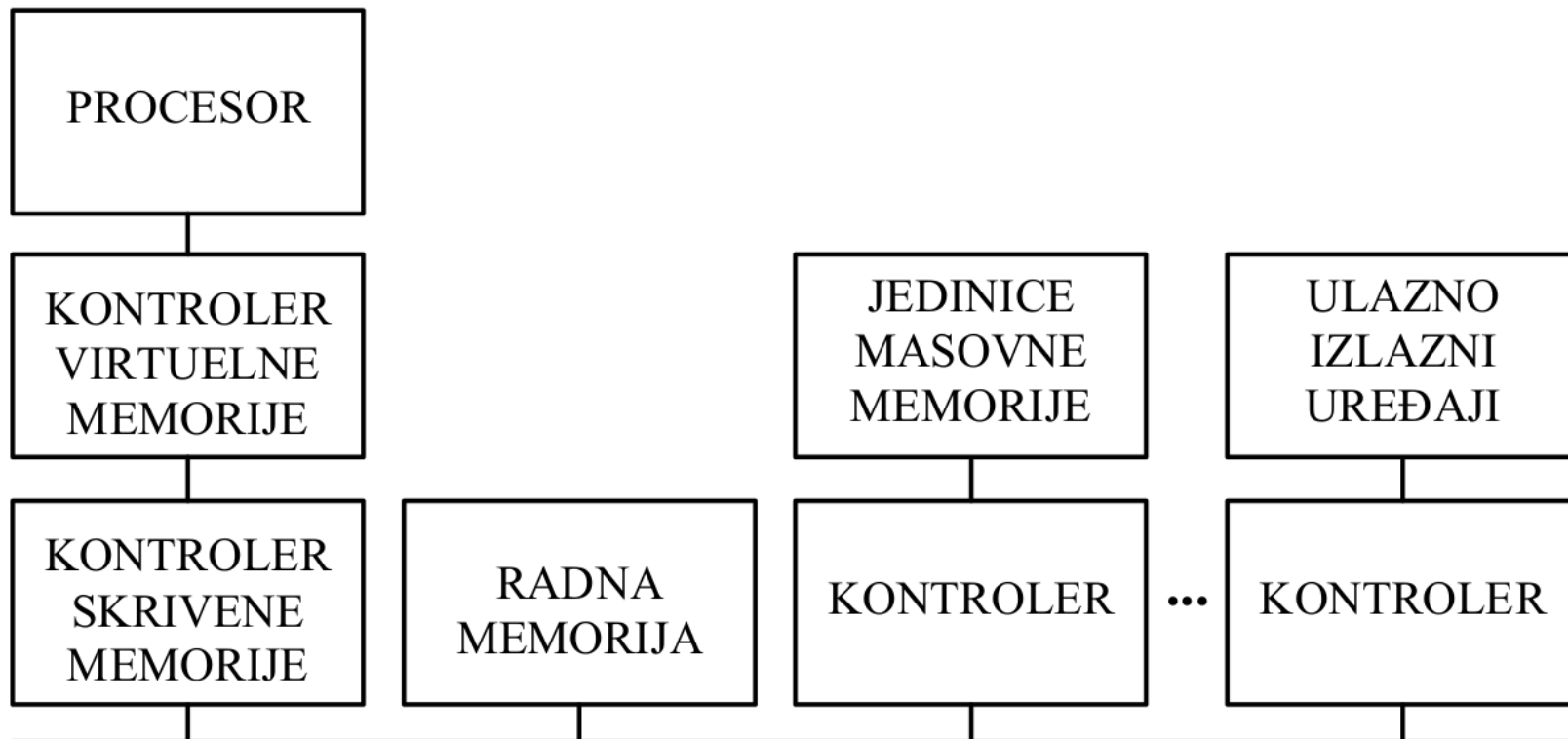
Arhitektura računara IV generacije

Mikro-računari

- Primena u automatskom upravljanju
- Pristup otvorene arhitekture
 - Intel – Multibus sabirnica
 - Motorola – VME sabirnica
- Mikro-kontroleri
 - mikro-procesor
 - digitalni U/I
 - analogni U/I
 - RAM
 - programabilni ROM
 - serijska komunikacija
 - brojači/tajmeri

Arhitektura računara IV generacije

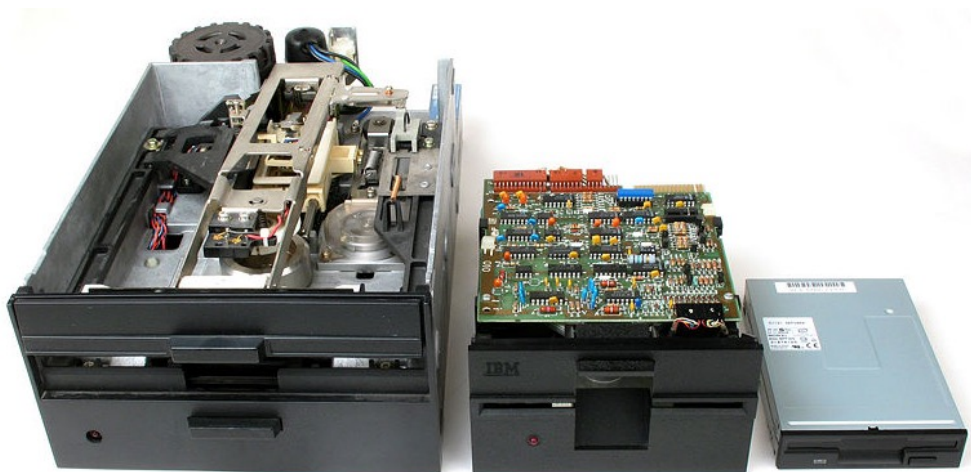
Mikro-računari kao kontroleri mini-računara



Arhitektura računara IV generacije

Personalni računari

- Mikro-računar sa grafičkim terminalom
- Interaktivan rad
 - Tekstualni režim
 - WIMP – windows, icons, menus, pointer
 - 1973. – Xerox Alto
- Magnetne diskete (engl. *floppy diskette*)



Arhitektura računara IV generacije

Personalni računari

- 1981. – IBM PC
 - Intel 8088
 - MS-DOS
 - otvorena arhitektura
 - klonovi
- Novi segment tržišta
- Veliki uticaj na dalji razvoj računara
- Povezivanje na mini-računare
 - putem telefonskih linija
 - modem (MODulator-DEModulator)



Arhitektura računara IV generacije

Računarske mreže

- Potreba za povezivanjem računara
- Lokalne mreže (engl. *Local Area Network – LAN*)
 - do par km
 - nekoliko mbps
- Globalne mreže (engl. *Wide Area Network – WAN*)
 - više hiljada km
 - javne telefonske linije - nekoliko kbps
- Prve globalne mreže - računari treće generacije
 - ARPAnet (engl. *Advanced Research Project Agency Network*)

Arhitektura računara IV generacije

Računarske mreže

- ARPAnet (engl. *Advanced Research Project Agency Network*)
- Mogućnost rada i kada je deo mreže nefunkcionalan
- 1968. – packet switching, početak razvoja
- 1969. – slanje prvih poruka, prva stalna konekcija
- SDS Sigma 7, IBM 360/75, DEC PDP-10, SDS 940
- Brzina od 2.4 kbps pa nadalje
- 1971. – e-Mail
- 1973. – FTP
- 1982. – TCP/IP

Arhitektura računara IV generacije

Računarske mreže

- Omogućile saradnju
- Različiti računari pružaju razne usluge
- Mrežni operativni sistemi (engl. *network operating systems*)
- Jedinствен sistem datoteka
- Obično kao nadogradnja postojećih OS